

10665425
12.17.03

DIALOG(R)File 351:Derwent WPI
(c) 2003 Thomson Derwent. All rts. reserv.

012091859 **Image available**
WPI Acc No: 1998-508770/199844
Related WPI Acc No: 2003-186030
XRPX Acc No: N98-396779

Image forming device for irradiating electrons on image forming member -
has support member maintaining distance between face and rear plates with
interval between electron emitters depending on proximity to support
member

Patent Assignee: CANON KK (CANO)
Inventor: FUSHIMI M; MITSUTAKE H; YAMAZAKI K
Number of Countries: 028 Number of Patents: 007
Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
EP 869528	A2	19981007	EP 98302401	A	19980330	199844 B
JP 10334837	A	19981218	JP 9871857	A	19980320	199910
CN 1198583	A	19981111	CN 98106107	A	19980331	199913
KR 98080945	A	19981125	KR 9811250	A	19980331	200005
US 6144154	A	20001107	US 9849972	A	19980330	200059
JP 3195290	B2	20010806	JP 9871857	A	19980320	200147
KR 357005	B	20030124	KR 9811250	A	19980331	200339

Priority Applications (No Type Date): JP 9871857 A 19980320; JP 9781282 A
19970331

Cited Patents: No-SR.Pub

Patent Details:

Patent No	Kind	Lan	Pg	Main IPC	Filing Notes
EP 869528	A2	E	46	H01J-001/30	
Designated States (Regional): AL AT BE CH DE DK ES FI FR GB GR IE IT LI LT LU LV MC MK NL PT RO SE SI					
JP 10334837	A		26	H01J-031/12	
CN 1198583	A			H01J-031/10	
KR 98080945	A			A47J-037/04	
US 6144154	A			H01J-001/62	
JP 3195290	B2		25	H01J-031/12	Previous Publ. patent JP 10334837
KR 357005	B			H01J-017/49	Previous Publ. patent KR 98080945

Abstract (Basic): EP 869528 A

The image forming device has a support member (50) for maintaining the distance between a face plate (30) and a rear plate (31). An intermediate layer (52) is formed at a portion near the face plate (30), and consists of a low resistance film that is set to have almost the same potential as that of the face plate (30). As a result, an electron beam from an electron emitting portion near the support member (50) follows an orbit which steadily comes close to the support member near the face plate. By setting the interval between the electron emitting devices adjacent to each other via the support member to be larger than the interval between devices adjacent to each other without the mediacy of the support member, the electron beam is irradiated on a proper position on the face plate (30).

ADVANTAGE - Suppresses distortions and fluctuations when displaying moving image

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-334837

(43) 公開日 平成10年(1998)12月18日

(51) Int.Cl.*

H 0 1 J 31/12
29/87

識別記号

F I

H 0 1 J 31/12
29/87

C

審査請求 未請求 請求項の数14 O L (全 26 頁)

(21) 出願番号 特願平10-71857

(22) 出願日 平成10年(1998)3月20日

(31) 優先権主張番号 特願平9-81282

(32) 優先日 平9(1997)3月31日

(33) 優先権主張国 日本 (J P)

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 山▲崎▼ 康二

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

(72) 発明者 光武 英明

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

(72) 発明者 伏見 正弘

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

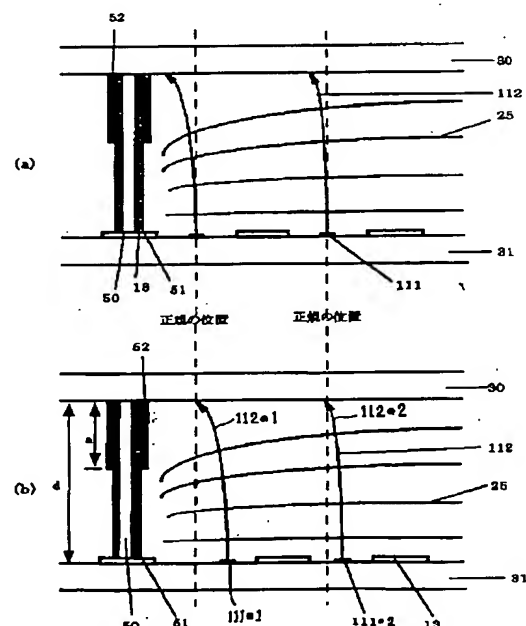
(74) 代理人 弁理士 大塚 康徳 (外2名)

(54) 【発明の名称】 画像形成装置

(57) 【要約】

【課題】 画像形成部材が形成されたフロント基板の正規の位置に電子を到達させ、歪み、揺らぎの少ない画像を形成する。

【解決手段】 フェースプレート30とリアプレート31との間に、この距離を維持するための支持部材20を介在させる。フェースプレート30近傍の部分に、中間層52を設ける。中間層52は低抵抗膜であって、フェースプレート30と同電位に近くなるようにする。この結果、支持部材50近傍の電子放出部からの電子ビームの軌跡は、そのフェースプレートに近い部分では定常的に支持部材に近づくようになるが、支持部材を間に挟んで隣接する電子放出部の間隔を支持部材を間に挟まずに隣接する電子放出部の間隔より大きくすることによって、フェースプレート30上の規定の位置に電子ビームが照射されるようになる。



【特許請求の範囲】

【請求項1】 概略直線状に配置された複数の電子放出素子を有するリア基板と、前記電子放出素子が放出する電子により画像が形成される画像形成部材を有するフロント基板と、前記リア基板と前記フロント基板との間隔を保持するための支持部材とを有する画像形成装置であって、

前記支持部材には、前記フロント基板と前記支持部材との当接面から前記リア基板に向けて所定の位置まで伸びる電極が設けられ、該電極は高電位であり、

前記概略直線状に配置された複数の電子放出素子における前記支持部材を間に挟んで隣接する2つの前記電子放出素子の間隔は、前記支持部材を間に挟まずに隣接する2つの電子放出素子の間隔よりも広くなっていることを特徴とする画像形成装置。

【請求項2】 前記フロント基板には、前記電子放出素子が放出する電子を加速するための電圧が印加される加速電極が設けられており、前記支持部材に設けられる電極は、該加速電極に接続されることを特徴とする請求項1に記載の画像形成装置。

【請求項3】 概略直線上に配置された複数の電子放出素子を有するリア基板と、前記電子放出素子が放出する電子により画像が形成される画像形成部材を有するフロント基板と、前記リア基板と前記フロント基板との間隔を保持するための支持部材と、前記フロント基板もしくは前記フロント基板近傍に設けられ、前記電子放出素子が放出する電子を前記フロント基板の側に向けて加速させる電圧が印加される加速電極とを有する画像形成装置であって、

前記支持部材には、前記加速電極が接続され、当該接続位置から前記リア基板に向けて所定の位置まで伸びる電極が設けられており、

前記概略直線状に配置された複数の電子放出素子における前記支持部材を間に挟んで隣接する2つの電子放出素子の間隔が、前記支持部材を間に挟まずに隣接する2つの電子放出素子の間隔よりも広くなっていることを特徴とする画像形成装置。

【請求項4】 前記支持部材には、該支持部材における帯電を緩和するための導電性を与える導電手段が設けられていることを特徴とする請求項1乃至3のいずれかに記載の画像形成装置。

【請求項5】 概略直線状に配置された複数の電子放出素子を有するリア基板と、前記電子放出素子が放出する電子により画像が形成される画像形成部材を有するフロント基板と、前記リア基板と前記フロント基板との間隔を保持するための支持部材とを有する画像形成装置であって、

前記支持部材は、該支持部材の帯電を緩和するための導電性を与える導電手段を有し、更に、画像形成のための動作時における前記導電手段の電位よりも高電位となる

電極が設けられており、

前記概略直線状に配置された複数の電子放出素子における前記支持部材を間に挟んで隣接する2つの電子放出素子の間隔が、前記支持部材を間に挟まずに隣接する2つの電子放出素子の間隔よりも広くなっていることを特徴とする画像形成装置。

【請求項6】 前記導電手段は、前記支持部材のリア基板への当接箇所からフロント基板の当接箇所に渡って設けられた導電部材であることを特徴とする請求項4又は請求項5に記載の画像形成装置。

【請求項7】 前記支持部材に設けられる電極の電位と、前記支持部材の前記リア基板との当接部分の電位との電位差と、前記支持部材における前記電極が設けられていない部分の長さの関係が 4 kV/mm 以下となるように設定されることを特徴とする請求項1乃至6のいずれかに記載の画像形成装置。

【請求項8】 前記支持部材に設けられる電極の電位と、前記支持部材の前記リア基板との当接部分の電位との電位差と、前記支持部材における前記電極が設けられていない部分の長さの関係が 4 kV/mm 以下となるように設定されていることを特徴とする請求項7に記載の画像形成装置。

【請求項9】 前記支持部材に設けられている電極は、前記フロント基板に当接しており、該当接面にも設けられていることを特徴とする請求項1乃至8のいずれかに記載の画像形成装置。

【請求項10】 前記支持部材に設けられる電極の表面抵抗は 10 の6乗から 12 乗 Ω/\square であることを特徴とする請求項1乃至9のいずれかに記載の画像形成装置。

【請求項11】 前記支持部材に設けられる電極は、前記支持部材が前記フロント基板に当接する位置から計って、前記フロント基板と前記リア基板の間の距離の 10 分の1以上の位置まで達していることを特徴とする請求項1乃至9のいずれかに記載の画像形成装置。

【請求項12】 前記支持部材の、前記リア基板との当接部分近傍と、前記電子放出素子の間に、前記電子放出素子が放出する電子に対して前記支持部材から遠ざかる方向の力を生じさせる偏向手段を有することを特徴とする請求項1乃至11のいずれかに記載の画像形成装置。

【請求項13】 前記複数の電子放出素子における隣接する電子放出素子の間隔は、各電子放出素子が前記支持部材の側に偏向される程度に応じて設定されることを特徴とする請求項1乃至12のいずれかに記載の画像形成装置。

【請求項14】 前記複数の電子放出素子における隣接する電子放出素子の間隔は、各電子放出素子が前記支持部材の側に偏向される程度に応じて、各電子放出素子が放出する電子が前記画像形成部材に照射される点が概略均等な間隔になるように設定されることを特徴とする請求項1乃至13のいずれかに記載の画像形成装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、電子線を用いた表示装置等の画像形成装置に係わり、特に、前記画像形成装置の外囲器内部に支持部材（スペーサ）を備えた画像形成装置に関する。

【0002】

【従来の技術】従来より、電子放出素子として、熱陰極素子と冷陰極素子の2種類が知られている。このうち冷陰極素子では、たとえば表面伝導型放出素子や、電界放出型素子（以下F E型素子と記す）や、金属／絶縁層／金属型電子放出素子（以下M I M型素子と記す）などが知られている。

【0003】表面伝導型電子放出素子としては、たとえば、M.I.Elinson, Radio Eng. Electron Phys., 10, 129 0, (1965)や、後述する他の例が知られている。

【0004】表面伝導型電子放出素子は、基板上に形成された小面積の薄膜に、膜面に平行に電流を流すことにより電子放出が生ずる現象を利用するものである。この表面伝導型電子放出素子としては、前記エリンソン等によるSnO₂薄膜を用いたものの他に、Au薄膜によるもの[G.Dittmer: "Thin Solid Films", 9, 317 (1972)]や、In₂O₃ / SnO₂ 薄膜によるものや[M.Hartwell and C.G.Fonstad: "IEEE Trans. ED Conf.", 519 (1975)]や、カーボン薄膜によるもの[荒木久 他：真空、第26巻、第1号、22 (1983)]等が報告されている。

【0005】これらの表面伝導型電子放出素子の素子構成の典型的な例として、図17に上述したM.Hartwellらによる表面伝導型電子放出素子の平面図を示す。図17において3001は基板、3004はスパッタで形成された金属酸化物よりなる導電性薄膜である。導電性薄膜3004は図示のようにH字形の平面形状に形成されている。該導電性薄膜3004に後述する通電フォーミングと呼ばれる通電処理を施すことにより、電子放出部3005が形成される。図中の間隔Lは、0.5～1mm、幅Wは0.1mmに設定されている。尚、便宜上、図20において電子放出部3005は導電性薄膜3004のほぼ中央に矩形の形状により示したが、これは模式的なものであり、実際の電子放出部3005の位置や形状を忠実に表現しているわけではない。

【0006】M.Hartwellらによる素子をはじめとして、上述した表面伝導型電子放出素子においては、電子放出を行う前に導電性薄膜3004に通電フォーミングと呼ばれる通電処理を施すことにより、電子放出部3005を形成するのが一般的であった。即ち、通電フォーミングとは、通電により電子放出部を形成するものであり、例えば、前記導電性薄膜3004の両端に一定の直流電圧、もしくは、例えば1V／分程度の非常にゆっくりとしたレートで昇圧する直流電圧を印加して通電し、導電性薄膜3004を局部的に破壊もしくは変形もしくは変

質せしめ、電気的に高抵抗な状態の電子放出部3005を形成することである。尚、局部的に破壊もしくは変形もしくは変質した導電性薄膜3004の一部には、亀裂が発生する。前記通電フォーミング後に導電性薄膜3004に適宜の電圧を印加した場合には、前記亀裂付近において電子放出が行われる。

【0007】また、F E型素子の例としては、例えば、W.P.Dyke & W.W.Dolan, "Field emission", Advance in Electron Physics, 8, 89 (1956) や、あるいは、C.A.Spindt, "Physical properties of thin-film field emission cathodes with molybdenum cones", J. Appl. Phys., 47, 5248 (1976) などが知られている。

【0008】F E型の素子構成の典型的な例（前述のC. A. Spindtらの素子）の断面図を図18に示す。同図において、3010は基板で、3011は導電材料よりなるエミッタ配線、3012はエミッタコーン、3013は絶縁層、3014はゲート電極である。本素子は、エミッタコーン3012とゲート電極3014の間に適宜の電圧を印加することにより、エミッタコーン3012の先端部より電界放出を起させるものである。

【0009】また、F E型の他の素子構成として図18のような積層構造ではなく、基板上に基板平面とはほぼ並行にエミッタとゲート電極を配置した例もある。

【0010】また、M I M型素子の例としては、例えば、C.A.Mead, "Operation of tunnel-emission Device", J. Appl. Phys., 32, 646 (1961) などが知られている。M I M型の素子構成の典型的な例を図19に示す。同図は断面図であり、図示において3020は基板で、3021は金属よりなる下電極、3022は厚さ1000Å程度の薄い絶縁層、3023は厚さ80～300Å程度の金属よりなる上電極である。M I M型においては上電極3023と下電極3021の間に適宜の電圧を印加することにより、上電極3023の表面より電子放出を起させるものである。

【0011】上述の冷陰極素子は、熱陰極素子と比較して低温で電子放出を得ることができるため、加熱用ヒータを必要としない。したがって、熱陰極素子よりも構造が簡単であり、微細な素子を作成可能である。また、基板上に多数の素子を高い密度で配置しても、基板の熱溶解などの問題が発生しにくい。また、熱陰極素子がヒータの加熱により動作するため応答速度が遅いのは異なり、冷陰極素子の場合には応答速度が早いという利点もある。

【0012】以上の理由により、冷陰極素子を応答するための研究が盛んに行われてきている。

【0013】たとえば、表面伝導型電子放出素子は、冷陰極素子のなかでも特に構造が単純で製造も容易であることから、大面積にわたり多数の素子を形成できるという利点がある。そこで、例えば本出願人による特開昭6

4-31332号において開示されるように、多数の素子を配列して駆動するための方法が研究されている。また、表面伝導型電子放出素子の応用については、たとえば、画像表示装置、画像記録装置などの画像形成装置や、荷電ビーム源、等が研究されている。

【0014】特に、画像表示装置への応用としては、たとえば本出願人によるUSP 5,066,883号や特開平2-257551号、特開平4-28137号において開示されているように、表面伝導型電子放出素子と電子ビームの照射により発光する蛍光体とを組み合わせ用いた画像表示装置が研究されている。表面伝導型電子放出素子と蛍光体とを組み合わせ用いた画像表示装置は、従来の他の方式の画像表示装置よりも優れた特性が期待されている。たとえば、近年普及してきた液晶表示装置と比較しても、自発光型であるためバックライトを必要としない点や視野角が広い点において優れていると言える。

【0015】また、FE型を多数個ならべて駆動する方法は、例えば本出願人によるUSP4,904,895に開示されている。また、FE型を画像表示装置に応用した例として、例えばR. Meyerらにより報告された平板型表示装置が知られている（[R. Meyer: "Recent Development on Microtips Display at LETI", Tech. Digest of 4th Int. Vacuum Microelectronics Conf., Nagahama, pp.6~9(1991)]）。

【0016】また、MIM型を多数個並べて画像表示装置に応用した例は、例えば本出願人による特開平3-55738号に開示されている。

【0017】上記のような電子放出素子を用いた画像表示装置のうちで、奥行きが薄い平面型表示装置は省スペース且つ軽量であることから、ブラウン管の表示装置に置き換わるものとして注目されている。

【0018】図20は、平面型の画像表示装置をなす表示パネルの一例を示す斜視図であり、内部構造を示すためのパネルの一部を切り欠いて示している。

【0019】図中、3115はリアプレート、3166は側壁、3117はフェースプレートであり、リアプレート3115、側壁3116およびフェースプレート3117により、表示パネルの内部を真空中に維持するための外囲器（気密容器）を形成している。

【0020】リアプレート3115には、基板3111が固定されているが、この基板3111上には例陰極素子3112がN×M個形成されている。（N、Mは2以上の正の整数であり、目的とする表示画素数に応じて適宜設定される）。また、前記N×M個の冷陰極素子3112は、図23に示す通り、M本の行方向配線3113とN本の列方向配線3114により配線されている。これら基板3111、冷陰極素子3112、行方向配線3113及び列方向配線3114によって構成される部分をマルチ電子ビーム源と呼ぶ。また、行方向配線311

3と列方向配線3114の少なくとも交叉する部分には、両配線間に絶縁層（不図示）が形成されており、電気的な絶縁が保たれている。

【0021】また、フェースプレート3117の下面には、蛍光体からなる蛍光膜3118が形成されており、赤（R）、緑（G）、青（B）の3原色の蛍光体（不図示）が塗り分けられている。また、蛍光膜3118をなす上記各蛍光体間には黒色体（不図示）が設けてあり、更に蛍光膜3118のリアプレート3115側の面には、A1等からなるメタルバック3119が形成されている。

【0022】また、Dx1~DxmおよびDy1~DymおよびHvは、当該表示パネルと不図示の電気回路とを電気的に接続するために設けた気密構造の電気接続用端子である。Dx1~Dxmはマルチ電子ビーム源の行方向配線3113と、Dy1~Dymはマルチ電子ビーム源の列方向配線3114と、Hvはメタルバック3119と各々電気的に接続している。

【0023】また、上記気密容器の内部は10のマイナス6乗Torr程度の真空中に保持されており、画像表示装置の表示面積が大きくなるにしたいが、気密容器内部と外部の気圧差によるリアプレート3115およびフェースプレート3117の変形或いは破壊を防止する手段が必要になる。リアプレート3115及びフェースプレート3116を熱くすることによる方法は、画像表示装置の重量を増加させるのみならず、斜め方向から見たときに画像のゆがみや視差を生ずる。これに対し、図23においては、比較的薄いガラス板からなり大気圧を支えるための構造支持体（スペーサ或いはリブと呼ばれる）3120が設けられている。このようにしてマルチビーム電子源が形成された基板3111と蛍光膜3118が形成されたフェースプレート3116間には通常サブミリないし数ミリに保たれ、前述したように気密容器内部は高真空中に保持されている。

【0024】以上説明した表示パネルを用いた画像表示装置は、容器外端子Dx1乃至Dxm、Dy1乃至Dymを通じて各冷陰極素子3112に電圧を印加すると、各冷陰極素子3112から電子が放出される。それと同時にメタルバック3119に容器外端子Hvを通じて数百[V]乃至数千[kV]の高圧を印加して、上記放出された電子を加速し、フェースプレート3117の内面に衝突させる。これにより、蛍光膜3118をなす各色の蛍光体が励起されて発光し、画像が表示される。

【0025】

【発明が解決しようとする課題】以上述べた、画像形成装置等の電子線装置は、装置内部の真空雰囲気を持続するための外囲器、該外囲器内に配置された電子源、該電子源から放出された電子線が照射されるターゲット、電子線をターゲットに向けて加速するための加速電極等を有するが、さらに、外囲器に加わる大気圧を外囲器内部

から支持するための支持部材（スペーサ）が外圍器内部に配置されることがある。

【0026】このような画像表示装置の表示パネルにおいては、以下のような問題点があった。

【0027】まず、スペーサの近傍から放出された電子の一部がスペーサに当たる、あるいは放出電子の作用でイオン化したイオンがスペーサに付着する、更には、フェースプレートに到達した電子が一部反射、散乱され、その一部がスペーサに当たること等により、スペーサ帯電を引き起こすことである。このスペーサの帯電により冷陰極素子から放出された電子はその軌道を曲げられ、蛍光体上の正規な位置とは異なる場所に到達する。この結果、スペーサ近傍の画像が歪んで表示される。

【0028】この問題点を解決するため、スペーサに微小電流が流れるようにして帯電を除去（以下、除電）する提案がなされている。そこでは、絶縁性のスペーサの表面に高抵抗膜を形成することにより、スペーサ表面に微小電流が流れるようにしている。

【0029】しかしながら、冷陰極素子からの放出電子量が大きくなると、これらの除電能力は十分とは言えず、電子ビームの強度により帯電量が変化する。これに伴い、スペーサ付近の素子から放出された電子ビームはその強度（輝度）によって、ターゲット上の正規な位置からのずれが発生し、例えば動画を表示したときに、画像がゆらいで見えてしまうという問題を抱えていた。

【0030】本発明は、画像形成部材に電子を照射して画像を形成する際に、歪みや揺らぎを抑制して画像を形成することを可能ならしめる画像形成装置を提供しようとするものである。

【0031】

【課題を解決するための手段】ここで図1を用いてスペーサと電子放出素子の構成について説明する。同図（a）、（b）ともに、30は蛍光体とメタルバックを含むフェースプレート、31は電子源基板を含むリアプレート、50はスペーサ、51はスペーサ表面の高抵抗膜、52はフェースプレート側の電極、13は素子駆動用配線、111は素子、112は代表的な電子ビーム軌道、25は等電位線である。また、aはフェースプレート内面からフェースプレート側の中間層（低抵抗膜）の下端までの長さ、dは電子源基板ーフェースプレート間距離である。

【0032】以下、本発明に至った考え方を順を追って説明する。

【0033】まず、スペーサの近傍から放出された電子の一部がスペーサにあたることにより、あるいは放出電子の作用でイオン化したイオンがスペーサに付着することによりスペーサ帯電が起こる。このスペーサ帯電により素子から放出された電子はその軌道を曲げられ、正規な位置とは異なる位置に到達し、スペーサ近傍の画像が歪んで見える問題があった。このため、スペーサ50の

表面に高抵抗膜51を施し、スペーサ帯電を緩和する対策を探っている。しかし、冷陰極素子からの電子放出量が大きくなると高抵抗膜の除電能力が足らなくなり、帯電量が電子放出量に依存するようになる。この場合、電子ビームも揺らいでしまう新たな問題が生じた。特に、電子が直接スペーサに当たらない場合はフェースプレートからの反射電子による帯電が寄与すると考えられ、フェースプレートで反射される電子によるスペーサ帯電は図2に示すようにフェースプレート側で多く帯電するような分布となる。そこで、この帯電分布において最も帯電量の多い場所を電極で覆うことによって電子ビームの揺らぎを抑制することができると考えた。従って、本発明の第一の要件として、図1（a）に示すようにフェースプレート側の電極52（長さa）をリアプレート側に伸ばした。しかし、スペーサ付近の空間は25の等電位線で示すような電界になり、電子ビームは112のような軌道を取り、定常的にスペーサ50（51～53を含む）寄り移動することが予想される。従って、本発明の第二の要件として、同図（b）に示すようにスペーサ付近の電子放出素子111をそこからの電子がフェースプレート上の到達位置よりもスペーサから離れる方向へずらすことにより電子ビームを正規の位置に到達させることができる。

【0034】この結果、電子ビームのフェースプレート上での到達位置が電子放出量に依存し難くなり、動画表示時の画像の歪み、揺らぎが減少する。

【0035】よって、本願に係る画像形成装置の発明の第1番目は以下のように構成される。すなわち、概略直線状に配置された複数の電子放出素子を有するリア基板と、前記電子放出素子が放出する電子により画像が形成される画像形成部材を有するフロント基板と、前記リア基板と前記フロント基板との間隔を保持するための支持部材とを有する画像形成装置であって、前記支持部材には、前記フロント基板と前記支持部材との当接面から前記リア基板に向けて所定位置まで伸びる電極が設けられ、該電極は高電位であり、前記概略直線状に配置された複数の電子放出素子における前記支持部材を間に挟んで隣接する2つの前記電子放出素子の間隔は、前記支持部材を間に挟まずに隣接する2つの電子放出素子の間隔よりも広がっていることを特徴とする画像形成装置。

【0036】この構成においては、支持部材には、そのフロント基板との当接部から伸びる電極が設けられているため、特に帯電が生じ易い支持部材のフロント基板側での帯電による影響を緩和できる。この電極は高電位であるため、電子放出素子が放出する電子は支持部材側に偏向されるが、電子放出素子の間隔を異ならせているため、該偏向により各電子放出素子が放出する電子の軌道形状が均一でなくなることによる各電子放出素子が放出する電子の画像形成部材への照射点の不均一性は緩和される。

【0037】この構成において、前記フロント基板には、前記電子放出素子が放出する電子を加速するための電圧が印加される加速電極が設けられており、前記支持部材に設けられる電極は、該加速電極に接続されるようにしても良い。前記支持部材に設けられている電極は加速電極に接続されることにより高電位になる。

【0038】本願に係る画像形成装置の発明の第2番目は以下のように構成される。

【0039】概略直線上に配置された複数の電子放出素子を有するリア基板と、前記電子放出素子が放出する電子により画像が形成される画像形成部材を有するフロント基板と、前記リア基板と前記フロント基板との間隔を保持するための支持部材と、前記フロント基板もしくは前記フロント基板近傍に設けられ、前記電子放出素子が放出する電子が前記フロント基板の側に向けて加速される電圧が印加される加速電極とを有する画像形成装置であって、前記支持部材には、前記加速電極が接続され、当該接続位置から前記リア基板に向けて所定の位置まで伸びる電極が設けられており、前記概略直線状に配置された複数の電子放出素子における前記支持部材を間に挟んで隣接する2つの電子放出素子の間隔が、前記支持部材を間に挟まずに隣接する2つの電子放出素子の間隔よりも広がっていることを特徴とする画像形成装置。

【0040】この構成においては、支持部材に設けられる電極は、フロント基板近傍に設けられることになるので、特に帯電が生じ易い支持部材のフロント基板近傍での帯電の影響を緩和することができる。支持部材の電極は、加速電極に接続されているため、電子放出素子が放出する電子は支持部材側に偏向されるが、電子放出素子の間隔を異ならせているため、該偏向により、各電子放出素子が放出する電子の軌道形状が均一でなくなることによる各電子放出素子が放出する電子の画像形成部材への照射点の不均一性は緩和される。

【0041】上記第1番目の発明及び第2番目の発明において、前記支持部材には、該支持部材における帯電を緩和するための導電性を与える導電手段が設けられていても良い。より具体的には、支持部材のリア基板との当接部とフロント基板との当接部の間で導通させる導通手段を設ければよい。例えば、支持部材の、リア基板との当接部からフロント基板との当接部に渡って設けられる導電性膜である。この導電性手段に電流が流れるようにすることにより、帯電を有効に緩和できるが、この電流が大きくなりすぎると消費電力が増大してしまうので、この導電性手段の抵抗は、前記支持部材に設ける電極よりも大きくするのが望ましい。

【0042】また、本発明に係る画像形成装置の第3番目の発明は以下の構成を備える。すなわち、概略直線状に配置された複数の電子放出素子を有するリア基板と、前記電子放出素子が放出する電子により画像が形成される画像形成部材を有するフロント基板と、前記リア基板

と前記フロント基板との間隔を保持するための支持部材とを有する画像形成装置であって、前記支持部材は、該支持部材の帯電を緩和するための導電性を与える導電手段とを有し、更に、画像形成のための動作時における前記導電手段の電位よりも高電位となる電極が設けられており、前記概略直線状に配置された複数の電子放出素子における前記支持部材を間に挟んで隣接する2つの電子放出素子の間隔が、前記支持部材を間に挟まずに隣接する2つの電子放出素子の間隔よりも広がっていることを特徴とする画像形成装置。

【0043】また、本発明において、予期せぬ放電を抑制するためには、前記支持部材に設けられる電極の電位と前記支持部材の前記リア基板との当接部分の電位との電位差と、前記支持部材における前記電極が設けられていない部分の長さの関係が 8 kV/mm 以下となるように設定することが望ましく、また、 4 kV/mm 以下となるように設定することがより望ましい。

【0044】すなわち、上述の各発明においては、前記支持部材に設けられる電極は高電位になるので、放電の可能性が生じるが、上述のように電位差と支持部材における電極が設けられていない部分の長さの関係を設定することにより放電を起こりにくくすることができる。より具体的には、前記支持部材に設けられる電極における放電は、該電極のリアプレートに近い部分で生じ易いと考えられるので、該電極のリア基板側の電位と前記支持部材のリア基板との当接部分の電位との電位差と、前記支持部材における前記電極が設けられていない部分の長さの関係が上記の関係になるようにすればよい。ただし、例えば前記支持部材に設けられる電極が電子を加速する電圧を印加する加速電極に接続されている場合で、かつ前記支持部材の電極における電圧降下が前記加速電極に印加される電圧に比べて小さいときには、加速電極に印加される電圧と、前記支持部材における前記電極が設けられていない部分の長さの関係を上述のように設定すればよい。

【0045】また、上記の各発明において、前記支持部材に設けられる電極は、前記フロント基板に当接しており、該当接面にも設けられていると良い。

【0046】前記支持部材に設けられる電極は、例えば前記支持部材に層状に設けられるが、その層をフロント基板との当接面にも設けることにより、フロント基板に前記支持部材に設けられた電極を高電位にする電極（より具体的には、例えば加速電極がその機能を兼ねる）が設けられている構成において、前記支持部材に設けられた電極とフロント基板に設けられた電極との導通が良好になる。

【0047】また、前記支持部材に設けられる電極の表面抵抗が前記フロント基板に当接する位置から測って、前記フロント基板と前記リア基板の間の距離の10分の1以上まで達しているようにすることにより最も帯電が

生じ易い位置において、高い除電能を得ることできる。

【0048】又、上述の各発明において、前記支持部材の、前記リア基板との当接部分近傍と、前記電子放出素子の間に、前記電子放出素子が放出する電位に対して前記支持部材から遠ざかる方向の力を生じさせる偏向手段を有するようにしてもよい。この偏向手段を有することにより、支持部材を間に挟んで隣接する電子放出素子の間隔を、支持部材を間に挟まずに隣接する電子放出素子の間隔よりも大きくする程度を少なくすることができる。この偏向手段としては、例えば、支持部材の、リア基板との当接部近傍に設けた電極であったりする。該電極は例えば層状に設けられたりする。またこの電極は支持部材において該電極がない部分よりも抵抗が低くなっていると良い。抵抗が低いと、支持部材においてフロント基板に向けた単位長さ当たり電圧上昇が抑制されるため、支持部材のリア基板との当接部近傍において等電位線の法線が支持部材から離れる方向に向く。それにより、電子に支持部材から離れる方向の力を与えることができる。又、支持部材をリア基板上の配線の上に設けるときは、該電極は該配線に電気的に接続するようにするとよい。

【0049】又、上述の各発明において、前記複数の電子放出素子における隣接する電子放出素子の間隔は、各電子放出素子が前記支持部材の側に偏向される程度に応じて設定される様にしても良い。より具体的には、上述の各発明において、画像形成部材において各電子放出素子が放出する電子を照射したい各点を、リア基板に垂直に投射した位置から、各電子放出素子を設ける位置を支持部材から離れる方向にずらす際に、そのずらす大きさを偏向を受ける程度に応じて設定すればよい。

【0050】又、上記の各発明において、前記複数の電子放出素子における隣接する電子放出素子の間隔は、各電子放出素子が前記支持部材の側に偏向される程度に応じて、各電子放出素子が放出する電子が前記画像形成部材に照射される点が概略均等な間隔になるように設定されるようにしても良い。より具体的には、上述の各発明において、画像形成部材において各電子放出素子が放出する電子を照射したい各点を、リア基板に垂直に投影した位置から、各電子放出素子を設ける位置を支持部材から離れる方向にずらす際に、そのずらす大きさを支持部材に近い素子ほど大きく、支持部材から離れるに従って小さくすればよい。

【0051】本発明の画像形成装置は、以下のような形態を有するものであってもよい。

①前記冷陰極素子は、電子放出部を含む導電性膜を一对の電極間に有する冷陰極素子であり、特に好ましくは表面伝導型放出素子である。

②前記電子源は、複数の行方向配線と複数の列方向配線とでマトリクス配線された複数の冷陰極素子を有する単純マトリクス状配置の電子源をなす。

③前記電子源は、並列に配置した複数の冷陰極素子の個々を両端で接続した冷陰極素子の行を複数配し（行方向と呼ぶ）、この配線と直交する方向（列方向と呼ぶ）に沿って、冷陰極素子の上方に配した制御電極（グリッドとも呼ぶ）により、冷陰極素子からの電子を制御するはしご状配置の電子源をなす。

④また、本発明の思想によれば、表示用として好適な画像形成装置に限るものでなく、感光性ドラムと発光ダイオード等で構成された光プリンタの発光ダイオード等の代替の発光源として、上述の画像形成装置を用いることもできる。またこの際、上述のm本の行方向配線とn本の列方向配線を、適宜選択することで、ライン状発光源だけでなく、2次元状の発光源としても応用できる。この場合、画像形成部材としては、以下の実施形態で用いる蛍光体のような直接発光する物質に限るものではなく、電子の帯電による潜像画像が形成されるような部材を用いることもできる。

【0052】

【発明の実施の形態】以下、添付図面に従って本発明に係る実施形態の一例を詳細に説明する。

【0053】＜画像表示装置概要＞先ず、本発明を適用した画像表示装置の表示パネルの構成と製造方法について、具体的な例を示して説明する。

【0054】図12は、実施形態に用いた表示パネルの斜視図であり、内部構造を示す為にパネルの一部を切り欠いて示している。

【0055】図中、1015はリアプレート、1016は側壁、1017はフェースプレートであり、1015～1017により表示パネルの内部を真空中に維持するための気密容器を形成している。気密容器を組み立てるにあたっては、各部材の接合部に十分な強度と気密性を保持させるため封着する必要があるが、たとえばフリットガラスを接合部に塗布し、大気中あるいは窒素雰囲気中で、摂氏400～500度で10分以上焼成することにより封着を達成した。気密容器内部を真空中に排気する方法については後述する。また、上記気密容器の内部は10のマイナス6乗[Torr]程度の真空中に保持されるので、大気圧や不意の衝撃などによる気密容器の破壊を防止する目的で、耐大気圧構造体として、低抵抗膜21を有するスペーサ1020が設けられている。

【0056】リアプレート1015には、基板1011が固定されているが、該基板上には冷陰極素子1012がN×M個形成されている（N、Mは2以上の正の整数であり、目的とする表示画素数に応じて適宜設定される。たとえば、高品位テレビジョンの表示を目的とした表示装置においては、N=3000、M=1000以上の数を設定することが望ましい）。前記N×M個の冷陰極素子は、M本の行方向配線1013とN本の列方向配線1014により単純マトリクス配線されている。前記、1011～1014によって構成される部分をマル

チ電子ビーム源と呼ぶ。

【0057】本発明の画像表示装置に用いるマルチ電子ビーム源は、冷陰極素子を単純マトリクス配線した電子源であれば、冷陰極素子の材料や形状あるいは製法に制限はない。従って、たとえば表面伝導型放出素子やFE型、あるいはMIN型などの冷陰極素子を用いることができる。

【0058】次に、冷陰極素子として表面伝導型放出素子（後述）を基板上に配列して単純マトリクス配線したマルチ電子ビーム源の構造について述べる。

【0059】図14A、14Bに示すのは、図12の表示パネルに用いたマルチ電子ビーム源の平面図であり、図14Aはスペーサのない領域の平面図、図14Bはスペーサのある領域の平面図を示す。基板1011上には、後述の図5で示すものと同様な表面伝導型放出素子が配列され、これらの素子は行方向配線電極1013と列方向配線電極1014により単純マトリクス状に配線されている。行方向配線電極1013と列方向配線電極1014の交差する部分では、それら電極間に絶縁層が形成されており、電気的な絶縁が保たれている。また、図中、aはビームスポットが形成される位置を有するラインを示す。図14Aのスペーサが形成されていない領域では、電子放出素子部は同じピッチで配置しているが、スペーサ近傍では図14Bに示すように、スペーサに近い電子放出素子部は、ビームスポットの形成される位置に対しスペーサから離れる位置に形成している。また、列方向配線電極1014と並行方向に配置する電子放出部において、複数の電子放出部の位置をビームスポットが形成されるラインからずらす場合、ビームの形成されるライン位置に対する電子放出部のずれ量はスペーサに近いほど電子放出部のずれ量がより大きくなるように配置される。

【0060】図14AのB-B'に沿った断面を、図15に示す。

【0061】なお、このような構造のマルチ電子源は、予め基板上に行方向配線電極1013、列方向配線電極1014、電極間絶縁層（不図示）、及び表面伝導型放出素子の素子電極と導電性薄膜を形成した後、行方向配線電極1013及び列方向配線電極1014を介して各素子に給電して通電フォーミング処理（後述）と通電活性化処理（後述）を行うことにより製造した。

【0062】本実施形態においては、気密容器のリアプレート1015にマルチ電子ビーム源の基板1011を固定する構成としたが、マルチ電子ビーム源の基板1011が十分な強度を有するものである場合には、気密容器のリアプレートとしてマルチ電子ビーム源の基板1011自体を用いてもよい。

【0063】また、フェースプレート1017の下面には、蛍光膜1018が形成されている。本実施形態はカラー表示装置であるため、蛍光膜1018の部分にはC

RTの分野で用いられる赤、緑、青の3原色の蛍光体が塗り分けられている。各色の蛍光体は、たとえば図4

(a)に示すようにストライプ状に塗り分けられ、蛍光体のストライプの間には黒色の導電体1010が設けられている。黒色の導電体1010を設ける目的は、電子ビームの照射位置に多少のずれがあっても表示色にずれが生じないようにする事や、外光の反射を防止して表示コントラストの低下を防ぐこと、電子ビームによる蛍光膜のチャージアップを防止することなどである。黒色の導電体1010には、黒鉛を主成分として用いたが、上記の目的に適するものであればこれ以外の材料を用いても良い。

【0064】また、3原色の蛍光体の塗り分け方は前記図4(a)に示したストライプ状の配列に限られるものではなく、たとえば同図(b)に示すようなデルタ状配列や、それ以外の配列であってもよい。

【0065】なお、モノクロームの表示パネルを作成する場合には、単色の蛍光体材料を蛍光膜1018に用いればよく、また黒色導電材料は必ずしも用いなくともよい。

【0066】また、蛍光膜1018のリアプレート側の面には、CRTの分野では公知のメタルバック1019を設けている。メタルバック1019を設けた目的は、蛍光膜1018が発する光の一部を鏡面反射して光利用率を向上させる事や、負イオンの衝突から蛍光膜1018を保護する事や、電子ビーム加速電圧を印加するための電極として作用させる事や、蛍光膜1018を励起した電子の導電路として作用させることなどである。メタルバック1019は、蛍光膜1018をフェースプレート基板1017上に形成した後、蛍光膜表面を平滑化処理し、その上にA1を真空蒸着する方法により形成した。なお、蛍光膜1018に低電圧用の蛍光体材料を用いた場合には、メタルバック1019は用いない。

【0067】また、本実施形態では用いなかったが、加速電圧の印加用や蛍光膜の導電性向上を目的として、フェースプレート基板1017と蛍光膜1018との間に、たとえばITOを材料とする透明電極を設けてもよい。

【0068】図13は図12のA-A'の断面模式図であり、各部の番号は図12に対応している。本実施形態においては、フェースプレート近傍の帯電を有効に緩和する為の電極である低抵抗膜21に加えて、スペーサ1020は絶縁性部材1の表面に帯電緩和を目的とした高抵抗膜11を成膜している。更に、フェースプレート1017の内側（メタルバック1019等）に面したスペーサの当接面3及び接する側面5に低抵抗膜21を成膜している。上記目的を達成するのに必要な数だけ、かつ必要な間隔において配置され、フェースプレートの内側及び基板1011の表面に接合材1041により固定される。

【0069】また、高抵抗膜11は、絶縁性部材1の表面のうち、少なくとも気密容器内の真空中に露出している面に成膜されており、スペーサ1020上の低抵抗膜21及び接合材1041を介して、フェースプレート1017の内側（メタルバック1019等）及び基板1011の表面（行方向配線1013または列方向配線1014）に電気的に接続される。ここで説明される態様においては、スペーサ1020の形状は薄板状とし、行方向配線1013に平行に配置され、行方向配線1013に電気的に接続されている。

【0070】スペーサ1020としては、基板1011上の行方向配線1013及び列方向配線1014とフェースプレート1017内面のメタルバック1019との間に印加される高電圧に耐えるだけの絶縁性を有し、かつスペーサ1020の表面への帯電を防止する程度の導電性を有している。

【0071】スペーサ1020の絶縁性部材1としては、たとえば石英ガラス、Na等の不純物含有量を減少したガラス、ソーダライムガラス、アルミナ等のセラミックス部材等があげられる。なお、絶縁性部材1はその熱膨張率が気密容器及び基板1011をなす部材と近いものが好ましい。

【0072】スペーサ1020を構成する高抵抗膜11には、高電位側のフェースプレート1017（メタルバック1019等）に印加される加速電圧Vaを帯電防止膜である高抵抗膜11の抵抗値Rsで除した電流が流される。そこで、スペーサの抵抗値Rsは帯電防止及び消費電力からその望ましい範囲に設定される。帯電防止の観点から表面抵抗 R/\square は10の12乗 Ω 以下であることが好ましい。十分な帯電防止効果を得るためには10の11乗 Ω 以下がさらに好ましい。表面抵抗の下限はスペーサ形状とスペーサ間に印加される電圧により左右されるが、10の5乗 Ω 以上であることが好ましい。

【0073】絶縁材料上に形成された高抵抗膜の厚みtは10nm～1 μ mの範囲が望ましい。材料の表面エネルギー及び基板との密着性や基板温度によっても異なるが、一般的に10nm以下の薄膜は島状に形成され、抵抗が不安定で再現性に乏しい。一方、膜厚tが1 μ m以上では膜応力が大きくなって膜はがれの危険性が高まり、かつ成膜時間が長くなるため生産性が悪い。従って、膜厚は50～500nmであることが望ましい。表面抵抗 R/\square は ρ/t であり、以上に述べた R/\square とtの好ましい範囲から、高抵抗膜の比抵抗 ρ は0.1[Ω cm]乃至10の8乗[Ω cm]が好ましい。さらに表面抵抗と膜厚のより好ましい範囲を実現するためには、 ρ は10の2乗乃至10の6乗 Ω cmとするのが良い。

【0074】スペーサは上述したようにその上に形成した高抵抗膜を電流が流れることにより、あるいはディスプレイ全体が動作中に発熱することによりその温度が上昇する。高抵抗膜の抵抗温度係数が大きな負の値である

と温度が上昇した時に抵抗値が減少し、スペーサに流れる電流が増加し、さらに温度上昇をもたらす。そして電流は電源の限界を越えるまで増加し続ける。このような電流の暴走が発生する抵抗温度係数の値は経験的に負の値で絶対値が1%以上である。すなわち、高抵抗膜の抵抗温度係数は-1%未満であることが望ましい。

【0075】帯電防止特性を有する高抵抗膜11の材料としては、例えば金属酸化物を用いることができる。金属酸化物の中でも、クロム、ニッケル、銅の酸化物が好ましい材料である。その理由はこれらの酸化物は二次電子放出効率が比較的小さく、冷陰極素子1012から放出された電子がスペーサ1020に当たった場合においても帯電しにくいとめと考えられる。金属酸化物以外にも炭素は二次電子放出効率が小さく好ましい材料である。特に、非晶質カーボンは高抵抗であるため、スペーサ抵抗を所望の値に制御しやすい。

【0076】ここでは、スペーサ1020を構成する低抵抗膜21は、高抵抗膜11を高電位側のフェースプレート1017（メタルバック1019等）と電気的に接続する機能も有している。以下では、中間電極層（中間層）という名称も用いる。中間電極層（中間層）は以下に列挙する複数の機能を有することができる。

【0077】①高抵抗膜11をフェースプレート1017と電気的に接続する。

【0078】既に記載したように、高抵抗膜11はスペーサ1020表面での帯電を緩和する目的で設けられたものであるが、高抵抗膜11をフェースプレート1017（メタルバック1019等）と直接あるいは当接材1041を介して接続した場合、接続部界面に大きな接触抵抗が発生し、スペーサ表面に発生した電荷を速やかに除去できなくなる可能性がある。フェースプレート1017及び接合材1041と接触するスペーサ1020の当接面3あるいは側面部5に低抵抗の中間層を設けることにより、この問題も改善することができる。

【0079】②高抵抗膜11の電位分布を均一化する。

【0080】冷陰極素子1012より放出された電子は、フェースプレート1017と基板1011の間に形成された電位分布に従って電子軌道を成す。スペーサ1020の近傍で電子軌道に乱れが生じないようにするためには、高抵抗膜11の電位分布を全域にわたって制御する必要がある。高抵抗膜11をフェースプレート1017（メタルバック1019等）及び基板1011（配線1013、1014等）と直接あるいは当接材1041を介して接続した場合、接続部界面の接触抵抗の為に、接続状態のむらが発生し、高抵抗膜11の電位分布が所望の値からずれてしまう可能性がある。スペーサ1020がフェースプレート1017と当接するスペーサ端部（当接面3あるいは側面部5）の全長域に低抵抗の中間層を設け、この中間層部に所望の電位を印加することによって、高抵抗膜11全体の電位を制御可能とする効

果もある。

【0081】②放出電子の軌道を制御する。

【0082】冷陰極素子1012より放出された電子は、フェースプレート1017と基板1011の間に形成された電位分布に従って電子軌道を成す。スペーサ近傍の冷陰極素子から放出された電子に関しては、スペーサを設置することに伴う制約（配線、素子位置の変更等）が生じる場合がある。このような場合、歪みやむらの無い画像を形成するためには、放出された電子の軌道を制御してフェースプレート1017上の所望の位置に電子を照射する必要がある。フェースプレート1017と当接する面の側面部5に低抵抗の中間層を設けることにより、スペーサ1020近傍の電位分布に所望の特性を持たせ、放出された電子の軌道を制御することができる。

【0083】低抵抗膜21は、高抵抗膜11に比べて十分に低い抵抗値を有する材料を選択すればよく、Ni, Cr, Au, Mo, W, Pt, Ti, Al, Cu, Pd等の金属、あるいは合金、及びPd, Ag, Au, RuO₂, Pd-Ag等の金属や金属酸化物とガラス等から構成される印刷導体、あるいはIn₂O₃-SnO₂等の透明導体及びポリシリコン等の半導体材料等より適宜選択される。

【0084】接合材1041はスペーサ1020が行方向配線1013及びメタルバック1019と電気的に接続するように、導電性を持たせる必要がある。即ち、導電性接着剤や金属粒子や導電性フィラーを添加したフリットガラスが好適である。

【0085】また、Dx1~Dxm及びDy1~Dyn及びHvは、当該表示パネルと不図示の気回路とを電気的に接続するために設けた気密構造の電気接続用端子である。Dx1~Dxmはマルチ電子ビーム源の行方向配線1013と、Dy1~Dynはマルチ電子ビーム源の列方向配線1014と、Hvはフェースプレートのメタルバック1019と電気的に接続している。

【0086】また、気密容器内部を真空中に排気するには、気密容器を組立てた後、不図示の排気管と真空ポンプとを接続し、気密容器内を10のマイナス7乗[Torr]程度の真空度まで排気する。その後、排気管を封止するが、気密容器内の真空度を維持するために、封止の直前あるいは封止後に気密容器内の所定の位置にゲッター膜（不図示）を形成する。ゲッター膜とは、例えばBaを主成分とするゲッター材料をヒータもしくは高周波加熱により加熱し蒸着して形成した膜であり、該ゲッター膜の吸着作用により気密容器内は1×10マイナス5乗ないしは1×10マイナス7乗[Torr]の真空度に維持される。

【0087】以上説明した表示パネルを用いた画像表示装置は、容器外端子Dx1ないしDxm、Dy1ないしDy nを通じて各冷陰極素子1012に電圧を印加する

と、各冷陰極素子1012から電子が放出される。それと同時にメタルバック1019に容器外端子をHvを通じて数百[V]ないし数[kV]の高圧を印加して、上記放出された電子を加速し、フェースプレート1017の内面に衝突させる。これにより、蛍光膜1018をなす各色の蛍光体が励起されて発光し、画像が表示される。

【0088】通常、冷陰極素子である本発明の表面伝導型放出素子への1012への印加電圧は12~16

[V]程度、メタルバック1019と冷陰極素子1012との距離dは0.1[mm]から8[mm]程度、メタルバック1019と冷陰極素子1012間の電圧0.1[kV]から10[kV]程度である。

【0089】以上、本発明の実施形態の表示パネルの基本構成と製法、及び画像表示装置の概要を説明した。

【0090】＜マルチ電子ビーム源の製造方法＞次に、前記実施形態の表示パネルに用いたマルチ電子ビーム源の製造方法について説明する。本実施形態の画像表示装置に用いるマルチ電子ビーム源は、冷陰極素子を単純マトリクス配線した電子源であれば、冷陰極素子の材料や形状あるいは製法に制限はない。したがって、たとえば表面伝導型放出素子やFE型、あるいはMIM型などの冷陰極素子を用いることができる。

【0091】ただし、表示画面が大きくてしかも安価な表示装置が求められる状況のもとでは、これらの冷陰極素子の中でも、表面伝導型放出素子が特に好ましい。すなわち、FE型ではエミッタコーンとゲート電極の相対位置や形状が電子放出特性を大きく左右するため、極めて高精度の製造技術が必要とするが、これは大面積化や製造コストの低減を達成するには不利な要因となる。また、MIM型では、絶縁層と上電極の膜厚を薄くてしかも均一にする必要があるが、これも大面積化や製造コストの低減を達成するには不利な要因となる。その点、表面伝導型放出素子は、比較的製造方法が単純なため、大面積化や製造コストの低減が容易である。また、発明者らは、表面伝導型放出素子の中でも、電子放出部もしくはその周辺部を微粒子膜から形成したものがとりわけ電子放出特性に優れ、しかも製造が容易に行えることを見いだしている。したがって、高輝度で大画面の画像表示装置のマルチ電子ビーム源に用いるには、最も好適であると言える。そこで、上記実施形態の表示パネルにおいては、電子放出部もしくはその周辺部を微粒子膜から形成した表面伝導型放出素子を用いた。そこで、まず好適な表面伝導型放出素子について基本的な構成と製法および特性を説明し、その後で多数の素子を単純マトリクス配線したマルチ電子ビーム源の構造について述べる。

【0092】＜表面伝導型放出素子の好適な素子構成と製法＞電子放出部もしくはその周辺部を微粒子膜から形成する表面伝導型放出素子の代表的な構成には、平面型と垂直型の2種類があげられる。

【0093】＜平面型の表面伝導型放出素子＞まず最初に、平面型の表面伝導型放出素子の素子構成と製法について説明する。図5に示すのは、平面型の表面伝導型放出素子の構成を説明するための平面図(a)および断面図(b)である。図中、1101は基板、1102と1103は素子電極、1104は導電性薄膜、1105は通電フォーミング処理により形成した電子放出部、1113は通電活性化処理により形成した薄膜である。

【0094】基板1101としては、たとえば、石英ガラスや青板ガラスをはじめとする各種ガラス基板や、アルミナをはじめとする各種セラミクス基板、あるいは上述の各種基板上にたとえば SiO_2 を材料とする絶縁層を積層した基板、などを用いることができる。

【0095】また、基板1101上に基板面と平行に対向して設けられた素子電極1102と1103は、導電性を有する材料によって形成されている。たとえば、Ni, Cr, Au, Mo, W, Pt, Ti, Cu, Pd, Ag等をはじめとする金属、あるいはこれらの金属の合金、あるいは In_2O_3 - SnO_2 をはじめとする金属酸化物、ポリシリコンなどの半導体、などの中から適宜材料を選択して用いればよい。電極を形成するには、たとえば真空蒸着などの製膜技術とフォトリソグラフィ、エッチングなどのパターンニング技術を組み合わせて用いれば容易に形成できるが、それ以外の方法(たとえば印刷技術)を用いて形成してもさしつかえない。

【0096】素子電極1102と1103の形状は、当該電子放出素子の応用目的に合わせて適宜設計される。一般的には、電極間隔は通常は数百オングストロームから数百マイクロメートルの範囲から適当な数値を選んで設計されるが、なかでも表示装置に应用するために好ましいのは数マイクロメートルより数十マイクロメートルの範囲である。また、素子電極の厚さdについては、通常は数百オングストロームから数マイクロメートルの範囲から適当な数値が選ばれる。

【0097】また、導電性薄膜1104の部分には、微粒子膜を用いる。ここで述べた微粒子膜とは、構成要素として多数の微粒子を含んだ膜(島状の集合体も含む)のことをさす。微粒子膜を微視的に調べれば、通常は、個々の微粒子が離間して配置された構造か、あるいは微粒子が互いに隣接した構造か、あるいは微粒子が互いに重なり合った構造が観測される。

【0098】微粒子膜に用いた微粒子の粒径は、数オングストロームから数千オングストロームの範囲に含まれるものであるが、なかでも好ましいのは10オングストロームから200オングストロームの範囲のものである。また、微粒子膜の膜厚は、以下に述べるような諸条件を考慮して適宜設定される。すなわち、素子電極1102あるいは1103と電気的に良好に接続するのに必要な条件、後述する通電フォーミングを良好に行うのに必要な条件、微粒子膜自身の電気抵抗を後述する適宜の

値にするために必要な条件、などである。具体的には、数オングストロームから数千オングストロームの範囲のなかで設定するが、なかでも好ましいのは10オングストロームから500オングストロームの間である。

【0099】また、微粒子膜を形成するのに用いられる材料としては、たとえば、Pd, Pt, Ru, Ag, Au, Ti, In, Cu, Cr, Fe, Zn, Sn, Ta, W, Pb, などをはじめとする金属や、PdO, SnO_2 , In_2O_3 , PbO, Sb_2O_3 , などをはじめとする酸化物や、 HfB_2 , ZrB_2 , LaB_6 , CeB_6 , YB_4 , GdB_4 , などをはじめとする硼化物や、TiC, ZrC, HfC, TaC, SiC, WC, などをはじめとする炭化物や、TiN, ZrN, HfN, などをはじめとする窒化物や、Si, Ge, などをはじめとする半導体や、カーボン、などがあげられ、これらの中から適宜選択される。

【0100】以上述べたように、導電性薄膜1104を微粒子膜で形成したが、そのシート抵抗値については、10の3乗から10の7乗[オーム/□]の範囲に含まれるよう設定した。

【0101】なお、導電性薄膜1104と素子電極1102および1103とは、電気的に良好に接続されるのが望ましいため、互いの一部が重なりあうような構造をとっている。その重なり方は、図5(b)の例においては、下から、基板、素子電極、導電性薄膜の順序で積層したが、場合によっては下から基板、導電性薄膜、素子電極、の順序で積層してもさしつかえない。

【0102】また、電子放出部1105は、導電性薄膜1104の一部に形成された亀裂状の部分であり、電気的には周囲の導電性薄膜よりも高抵抗な性質を有している。亀裂は、導電性薄膜1104に対して、後述する通電フォーミングの処理を行うことにより形成する。亀裂内には、数オングストロームから数百オングストロームの粒径の微粒子を配置する場合がある。なお、実際の電子放出部の位置や形状を精密かつ正確に図示するのは困難なため、図5においては模式的に示してある。

【0103】また、薄膜1113は、炭素もしくは炭素化合物よりなる薄膜で、電子放出部1105およびその近傍を被覆している。薄膜1113は、通電フォーミング処理後に、後述する通電活性化の処理を行うことにより形成する。

【0104】薄膜1113は、単結晶グラファイト、多結晶グラファイト、非晶質カーボン、のいずれかか、もしくはその混合物であり、膜厚は500[オングストローム]以下とするが、300[オングストローム]以下とするのがさらに好ましい。なお、実際の薄膜1113の位置や形状を精密に図示するのは困難なため、図5においては模式的に示した。また、平面図(a)においては、薄膜1113の一部を除去した素子を図示した。

【0105】以上、好ましい素子の基本構成を述べた

が、実施形態においては以下のような素子を用いた。

【0106】すなわち、基板1101には青板ガラスを用い、素子電極1102と1103にはNi薄膜を用いた。素子電極の厚さdは1000[オングストローム]、電極間隔Lは2[マイクロメートル]とした。

【0107】微粒子膜の主要材料としてPdもしくはPdOを用い、微粒子膜の厚さは約100[オングストローム]、幅Wは100[マイクロメートル]とした。

【0108】次に、好適な平面型の表面伝導型放出素子の製造方法について説明する。図6(a)～(d)は、表面伝導型放出素子の製造工程を説明するための断面図で、各部材の表記は図5と同一である。

【0109】1) まず、図6(a)に示すように、基板1101上に素子電極1102および1103を形成する。

【0110】形成するにあたっては、あらかじめ基板1101を洗剤、純水、有機溶剤を用いて十分に洗浄後、素子電極の材料を堆積させる。(堆積する方法としては、たとえば、蒸着法やスパッタ法などの真空成膜技術を用いればよい。)その後、堆積した電極材料を、フォトリソグラフィ・エッチング技術を用いてパターンニングし、同図(a)に示した一対の素子電極(1102と1103)を形成する。

【0111】2) 次に、同図(b)に示すように、導電性薄膜1104を形成する。

【0112】形成するにあたっては、まず図6(a)の基板に有機金属溶液を塗布して乾燥し、加熱焼成処理して微粒子膜を成膜した後、フォトリソグラフィ・エッチングにより所定の形状にパターンニングする。ここで、有機金属溶液とは、導電性薄膜に用いる微粒子の材料を主要元素とする有機金属化合物の溶液である(具体的には、本実施形態では主要元素としてPdを用いた。また、実施形態では塗布方法として、ディッピング法を用いたが、それ以外のたとえばスピンナー法やスプレー法を用いてもよい。)

【0113】また、微粒子膜で作られる導電性薄膜の成膜方法としては、本実施形態で用いた有機金属溶液の塗布による方法以外の、たとえば真空蒸着法やスパッタ法、あるいは化学的気相堆積法などを用いる場合もある。

【0114】3) 次に、同図(c)に示すように、フォーミング用電源1110から素子電極1102と1103の間に適宜の電圧を印加し、通電フォーミング処理を行って、電子放出部1105を形成する。

【0115】通電フォーミング処理とは、微粒子膜で作られた導電性薄膜1104に通電を行って、その一部を適宜に破壊、変形、もしくは変質せしめ、電子放出を行うのに好適な構造に変化させる処理のことである。微粒子膜で作られた導電性薄膜のうち電子放出を行うのに好適な構造に変化した部分(すなわち電子放出部110

5)においては、薄膜に適宜な亀裂が形成されている。なお、電子放出部1105が形成される前と比較すると、形成された後は素子電極1102と1103の間で計測される電気抵抗は大幅に増加する。

【0116】通電方法をより詳しく説明するために、図7に、フォーミング用電源1110から印加する適宜の電圧波形の一例を示す。微粒子膜で作られた導電性薄膜をフォーミングする場合には、パルス状の電圧が好ましく、本実施形態の場合には同図に示したようにパルス幅T1の三角波パルスをパルス間隔T2で連続的に印加した。その際には、三角波パルスの波高値Vpfを、順次昇圧した。また、電子放出部1105の形成状況をモニターするためのモニターパルスPmを適宜の間隔で三角波パルスの間に挿入し、その際に流れる電流を電流計1111で計測した。

【0117】実施形態においては、たとえば10のマイナス5乗[torr]程度の真空雰囲気下において、たとえばパルス幅T1を1[ミリ秒]、パルス間隔T2を10[ミリ秒]とし、波高値Vpfを1パルスごとに0.1[V]ずつ昇圧した。そして、三角波を5パルス印加するたびに1回の割りで、モニターパルスPmを挿入した。フォーミング処理に悪影響を及ぼすことがないように、モニターパルスの電圧Vpmは0.1[V]に設定した。そして、素子電極1102と1103の間の電気抵抗が1x10の6乗[オーム]になった段階、すなわちモニターパルス印加時に電流計1111で計測される電流が1x10のマイナス7乗[A]以下になった段階で、フォーミング処理にかかわる通電を終了した。

【0118】なお、上記の方法は、本実施形態の表面伝導型放出素子に関する好ましい方法であり、たとえば微粒子膜の材料や膜厚、あるいは素子電極間隔Lなど表面伝導型放出素子の設計を変更した場合には、それに応じて通電の条件を適宜変更するのが望ましい。

【0119】4) 次に、図6(d)に示すように、活性化用電源1112から素子電極1102と1103の間に適宜の電圧を印加し、通電活性化処理を行って、先の工程で形成された電子放出特性の改善を行う。

【0120】通電活性化処理とは、前記通電フォーミング処理により形成された電子放出部1105に適宜の条件で通電を行って、その近傍に炭素もしくは炭素化合物を堆積せしめる処理のことである。(図においては、炭素もしくは炭素化合物よりなる堆積物を部材1113として模式的に示した。)なお、通電活性化処理を行うことにより、行う前と比較して、同じ印加電圧における放出電流を典型的には100倍以上に増加させることができる。

【0121】具体的には、10のマイナス4乗ないし10のマイナス5乗[torr]の範囲内の真空雰囲気中で、電圧パルスを定期的に印加することにより、真空雰囲気中に存在する有機化合物を起源とする炭素もしくは

炭素化合物を堆積させる。堆積物1113は、単結晶グラファイト、多結晶グラファイト、非晶質カーボン、のいずれかか、もしくはその混合物であり、膜厚は500[オングストローム]以下、より好ましくは300[オングストローム]以下である。

【0122】通電方法をより詳しく説明するために、図8(a)に、活性化用電源1112から印加する適宜の電圧波形の一例を示す。本実施形態においては、一定電圧の矩形波を定期的に印加して通電活性化処理を行ったが、具体的には、矩形波の電圧 V_{ac} は14[V]、パルス幅 T_3 は1[ミリ秒]、パルス間隔 T_4 は10[ミリ秒]とした。なお、上述の通電条件は、本実施形態の表面伝導型放出素子に関する好ましい条件であり、表面伝導型放出素子の設計を変更した場合には、それに応じて条件を適宜変更するのが望ましい。

【0123】図6(d)に示す1114は該表面伝導型放出素子から放出される放出電流 I_e を捕捉するためのアノード電極で、直流高電圧電源1115および電流計1116が接続されている。(なお、基板1101を、表示パネルの中に組み込んでから活性化処理を行う場合には、表示パネルの蛍光面をアノード電極1114として用いる。)活性化用電源1112から電圧を印加する間、電流計1116で放出電流 I_e を計測して通電活性化処理の進行状況をモニターし、活性化用電源1112の動作を制御する。電流計1116で計測された放出電流 I_e の一例を図8(b)に示すが、活性化電源1112からパルス電圧を印加しはじめると、時間の経過とともに放出電流 I_e は増加するが、やがて飽和してほとんど増加しなくなる。このように、放出電流 I_e がほぼ飽和した時点で活性化用電源1112からの電圧印加を停止し、通電活性化処理を終了する。

【0124】なお、上述の通電条件は、本実施形態の表面伝導型放出素子に関する好ましい条件であり、表面伝導型放出素子の設計を変更した場合には、それに応じて条件を適宜変更するのが望ましい。

【0125】以上のようにして、図6(e)に示す平面型の表面伝導型放出素子を製造した。

【0126】<垂直型の表面伝導型放出素子>次に、電子放出部もしくはその周辺を微粒子膜から形成した表面伝導型放出素子のもうひとつの代表的な構成、すなわち垂直型の表面伝導型放出素子の構成について説明する。

【0127】図9は、垂直型の基本構成を説明するための模式的な断面図であり、図中の1201は基板、1202と1203は素子電極、1206は段差形成部材、1204は微粒子膜を用いた導電性薄膜、1205は通電フォーミング処理により形成した電子放出部、1213は通電活性化処理により形成した薄膜、である。

【0128】垂直型が先に説明した平面型と異なる点は、素子電極のうちの片方(1202)が段差形成部材1206上に設けられており、導電性薄膜1204が段

差形成部材1206の側面を被覆している点にある。したがって、図5の平面型における素子電極間隔 L は、垂直型においては段差形成部材1206の段差高さ L_s として設定される。なお、基板1201、素子電極1202および1203、微粒子膜を用いた導電性薄膜1204、については、前記平面型の説明中に列挙した材料を同様に用いることが可能である。また、段差形成部材1206には、たとえば SiO_2 のような電気的に絶縁性の材料を用いる。

【0129】次に、垂直型の表面伝導型放出素子の製法について説明する。図10(a)~(f)は、製造工程を説明するための断面図で、各部材の表記は前記図9と同一である。

【0130】1)まず、図10(a)に示すように、基板1201上に素子電極1203を形成する。

【0131】2)次に、同図(b)に示すように、段差形成部材を形成するための絶縁層を積層する。絶縁層は、たとえば SiO_2 をスパッタ法で積層すればよいが、たとえば真空蒸着法や印刷法などの他の成膜方法を用いてもよい。

【0132】3)次に、同図(c)に示すように、絶縁層の上に素子電極1202を形成する。

【0133】4)次に、同図(d)に示すように、絶縁層の一部を、たとえばエッチング法を用いて除去し、素子電極1203を露出させる。

【0134】5)次に、同図(e)に示すように、微粒子膜を用いた導電性薄膜1204を形成する。形成するには、前記平面型の場合と同じく、たとえば塗布法などの成膜技術を用いればよい。

【0135】6)次に、前記平面型の場合と同じく、通電フォーミング処理を行い、電子放出部を形成する。

(図6(c)を用いて説明した平面型の通電フォーミング処理と同様の処理を行えばよい。)

7)次に、前記平面型の場合と同じく、通電活性化処理を行い、電子放出部近傍に炭素もしくは炭素化合物を堆積させる(図6(d)を用いて説明した平面型の通電活性化処理と同様の処理を行えばよい)。

【0136】以上のようにして、図10(f)に示す垂直型の表面伝導型放出素子を製造した。

【0137】<表示装置に用いた表面伝導型放出素子の特性>以上、平面型と垂直型の表面伝導型放出素子について素子構成と製法を説明したが、次に表示装置に用いた素子の特性について述べる。

【0138】図11に、表示装置に用いた素子の、(放出電流 I_e)対(素子印加電圧 V_f)特性、および(素子電流 I_f)対(素子印加電圧 V_f)特性の典型的な例を示す。なお、放出電流 I_e は素子電流 I_f に比べて著しく小さく、同一尺度で図示するのが困難であるうえ、これらの特性は素子の大きさや形状等の設計パラメータを変更することにより変化するものであるため、2本の

グラフは各々任意単位で図示した。

【0139】表示装置に用いた素子は、放出電流 I_e に関して以下に述べる3つの特性を有している。

【0140】第一に、ある電圧（これを閾値電圧 V_{th} と呼ぶ）以上の大きさの電圧を素子に印加すると急激に放出電流 I_e が増加するが、一方、閾値電圧 V_{th} 未満の電圧では放出電流 I_e はほとんど検出されない。

【0141】すなわち、放出電流 I_e に関して、明確な閾値電圧 V_{th} を持った非線形素子である。

【0142】第二に、放出電流 I_e は素子に印加する電圧 V_f に依存して変化するため、電圧 V_f で放出電流 I_e の大きさを制御できる。

【0143】第三に、素子に印加する電圧 V_f に対して素子から放出される電流 I_e の応答速度が速いため、電圧 V_f を印加する時間の長さによって素子から放出される電子の電荷量を制御できる。

【0144】以上のような特性を有するため、表面伝導型放出素子を表示装置に好適に用いることができた。たとえば多数の素子を表示画面の画素に対応して設けた表示装置において、第一の特性を利用すれば、表示画面を順次走査して表示を行うことが可能である。すなわち、駆動中の素子には所望の発光輝度に応じて閾値電圧 V_{th} 以上の電圧を適宜印加し、非選択状態の素子には閾値電圧 V_{th} 未満の電圧を印加する。駆動する素子を順次切り替えてゆくことにより、表示画面を順次走査して表示を行うことが可能である。

【0145】また、第二の特性かまたは第三の特性を利用することにより、発光輝度を制御することができるため、諧調表示を行うことが可能である。

【0146】＜多数素子を単純マトリクス配線したマルチ電子ビーム源の構造＞次に、上述の表面伝導型放出素子を基板上に配列して単純マトリクス配線したマルチ電子ビーム源の構造について述べる。

【0147】図14に示すのは、図12の表示パネルに用いたマルチ電子ビーム源の平面図である。基板上には、図5で示したものと同様な表面伝導型放出素子が配列され、これらの素子は行方向配線電極1013と列方向配線電極1014により単純マトリクス状に配線されている。行方向配線電極1013と列方向配線電極1014の交差する部分には、電極間に絶縁層（不図示）が形成されており、電気的な絶縁が保たれている。

【0148】図14のB-B'に沿った断面を図15に示す。

【0149】なお、このような構造のマルチ電子源は、あらかじめ基板上に行方向配線電極1013、列方向配線電極1014、電極間絶縁層（不図示）、および表面伝導型放出素子の素子電極と導電性薄膜を形成した後、行方向配線電極1013および列方向配線電極1014を介して各素子に給電して通電フォーミング処理と通電活性化処理を行うことにより製造した。

【0150】＜駆動回路構成（及び駆動方法）＞図16は、NTSC方式のテレビ信号に基づいてテレビジョン表示を行なうための駆動回路の概略構成をブロック図で示したものである。

【0151】図中、表示パネル1701は前述したように製造され、動作する装置である。また、走査回路1702は表示ラインを走査し、制御回路1703は走査回路へ入力する信号等を生成する。シフトレジスタ1704は1ライン毎のデータをシフトし、ラインメモリ1705は、シフトレジスタ1704からの1ライン分のデータを変調信号発生器1707に入力する。同期信号分離回路1706はNTSC信号から同期信号を分離する。

【0152】以下、図16の装置各部の機能を詳しく説明する。

【0153】まず表示パネル1701は、端子 $D \times 1$ ないし $D \times m$ 、及び端子 $Dy1$ ないし Dyn 、及び高圧端子 Hv を介して外部の電気回路と接続されている。このうち、端子 $D \times 1$ ないし $D \times m$ には、表示パネル1701内に設けられている電子源1、すなわち m 行 n 列の行列上にマトリクス配線された電子放出素子群15を一行（ n 素子）ずつ順次駆動してゆくための走査信号が印加される。

【0154】一方、端子 $Dy1$ ないし Dyn には、前記走査信号により選択された一行の電子放出素子15の各素子の出力電子ビームを制御するための変調信号が印加される。また、高圧端子 Hv には、直流電圧源 Va より、例えば5K[V]の直流電圧が供給されるが、これは電子放出素子15より出力される電子ビームに蛍光体を励起するのに十分なエネルギーを付与するための加速電圧である。

【0155】次に、走査回路1702について説明する。

【0156】同回路は、内部に m 個のスイッチング素子（図中、 $S1$ ないし Sm で模式的に示されている）を備えるもので、各スイッチング素子は、直流電圧源 Vx の出力電圧もしくは0[V]（グラウンドレベル）のいずれか一方を選択し、表示パネル1701の端子 $D \times 1$ ないし $D \times m$ と電気的に接続するものである。 $S1$ ないし Sm の各スイッチング素子は、制御回路1703が出力する制御信号TSCANに基づいて動作するものだが、実際には例えばFETの様なスイッチング素子を組み合わせることにより容易に構成することが可能である。

【0157】なお、前記直流電圧源 Vx は、図11に例示した電子放出素子の特性に基づき、走査されていない素子に印加される駆動電圧が電子放出しきい値 V_{th} 電圧以下となるよう、一定電圧を出力するよう設定されている。

【0158】また、制御回路1703は、外部より入力する画像信号に基づいて適切な表示が行われるように各

部の動作を整合させる働きを持つものである。次に説明する同期信号分離回路1706より送られる同期信号Tsyncに基づいて、各部に対してTscan及びTsft及びTmryの各制御信号を発生する。

【0159】同期信号分離回路1706は、外部から入力されるNTSC方式のテレビ信号から、同期信号成分と輝度信号成分とを分離するための回路で、よく知られているように周波数分離(フィルタ)回路を用いれば容易に構成できるものである。同期信号分離回路1706により分離された同期信号は、よく知られるように垂直同期信号と水平同期信号よりなるが、ここでは説明の便宜上、Tsync信号として図示した。一方、前記テレビ信号から分離された画像の輝度信号成分を便宜上DATA信号として表すが、同信号はシフトレジスタ1704に入力される。

【0160】シフトレジスタ1704は、時系列的にシリアルに入力される前記DATA信号を、画像の1ライン毎にシリアル/パラレル変換するためのもので、前記制御回路1703より送られる制御信号Tsftに基づいて動作する。すなわち、制御信号Tsftは、シフトレジスタ1704のシフトクロックであると言い換えることもできる。

【0161】シリアル/パラレル変換された画像1ライン分(電子放出素子n素子分の駆動データに相当する)のデータは、ID1ないしIDnのn個の並列信号として前記シフトレジスタ1704より出力される。

【0162】ラインメモリ1705は、画像1ライン分のデータを必要時間の間だけ記憶するための記憶装置であり、制御回路1703より送られる制御信号Tmryにしたがって適宜ID1ないしIDnの内容を記憶する。記憶された内容は、I'D1ないしI'Dnとして出力され、変調信号発生器1707に入力される。

【0163】変調信号発生器1707は、前記画像データI'D1ないしI'Dnの各々に応じて電子放出素子15の各々を適切に駆動変調するための信号源で、その出力信号は、端子Doy1ないしDoy nを通じて表示パネル1701内の電子放出素子15に印加される。

【0164】図11を用いて説明したように、本発明に関わる電子放出素子は放出電流Ieに対して以下の基本特性を有している。すなわち、電子放出には明確なしきい値電圧Vth(後述する実施形態の表面伝導型放出素子では8[V])があり、しきい値Vth以上の電圧が印加されたときのみ電子放出が生じる。

【0165】また、電子放出しきい値Vth以上の電圧に対しては、図11のように電圧の変化に応じて放出電流Ieも変化してゆく。このことから、本素子にパルス状の電圧を印加する場合、電子放出しきい値Vth以下の電圧を印加しても電子放出は生じないが、電子放出しきい値Vth以上の電圧を印加する場合には電子ビームが出力される。その際、パルスの波高値Vmを変化させ

ることにより、出力電子ビームの強度を制御することが可能である。また、パルスの幅Pwを変化させることにより出力される電子ビームの電荷の総量を制御することが可能である。

【0166】従って、入力信号に応じて、電子放出素子を変調する方式としては、電圧変調方式、パルス幅変調方式等が採用できる。電圧変調方式を実施するに際しては、変調信号発生器1707として一定の長さの電圧パルスを発生し、入力されるデータに応じて適宜パルスの波高値を変調するような電圧変調方式を用いることができる。また、パルス幅変調方式を実施するに際しては、変調信号発生器1707として一定の波高値の電圧パルスを発生し、入力されるデータに応じて適宜電圧パルスの幅を変調するようなパルス幅変調方式の回路を用いることができる。

【0167】シフトレジスタ1704やラインメモリ1705は、デジタル信号式のものでもアナログ信号式のものでも採用できる。すなわち、画像信号のシリアル/パラレル変換や記憶が所定の速度で行われればよいからである。

【0168】デジタル信号式を用いる場合には、同期信号分離回路1706の出力信号DATAをデジタル信号化する必要があるが、これには同期信号分離回路1706の出力部にA/D変換器を設ければよい。これに関してラインメモリ1705の出力信号がデジタル信号かアナログ信号かにより、変調信号発生器に用いられる回路が若干異なったものとなる。すなわち、デジタル信号を用いた電圧変調方式の場合、変調信号発生器1707には、例えばD/A変換回路を用い、必要に応じて増幅回路などを付加する。パルス幅変調方式の場合、変調信号発生器1707には、例えば高速の発振器および発振器の出力する波数を計数する計数器(カウンタ)および計数器の出力値と前記メモリの出力値を比較する比較器

(コンパレータを組み合わせた回路を用いる。必要に応じて、比較器の出力するパルス幅変調された変調信号を電子放出素子の駆動電圧にまで電圧増幅するための増幅器を付与することもできる。

【0169】アナログ信号を用いた電圧変調方式の場合、変調信号発生器1707には、例えばオペアンプなどを用いた増幅回路を採用でき、必要に応じてシフトレベル回路などを付加することもできる。パルス幅変調方式の場合には、例えば、電圧制御型発信回路(VCO)を採用でき、必要に応じて電子放出素子の駆動電圧まで電圧増幅するための増幅器を付加することもできる。

【0170】このような構成をとりうる本実施形態の画像表示装置においては、各電子放出素子に、容器外端子Dx1乃至Dxm、Dy1乃至Dynを介して電圧を印加することにより、電子放出が生じる。高圧端子Hvを介してメタルバック1019あるいは透明電極(不図示)に高圧を印加し、電子ビームを加速する。加速され

た電子は蛍光膜1018に衝突し、発光が生じて画像が形成される。

【0171】ここで述べた画像表示装置の構成は、本発明を適用可能な画像形成装置の一例であり、本発明の思想に基づいて種々の変形が可能である。入力信号についてはNTSC方式を挙げたが、入力信号はこれに限るものではなく、PAL、SECAM方式など他、これらより多数の走査線からなるTV信号(MUSE方式をはじめとする高品位TV)方式をも採用できる。

【0172】<スペーサと周辺の電子放出素子の構成>ここで図1を用いてスペーサと電子放出素子の構成について説明する。同図(a)、(b)ともに、30は蛍光体とメタルバックを含むフェースプレート、31は電子源基板を含むリアプレート、50はスペーサ、51はスペーサ表面の高抵抗膜、52はフェースプレート側の電極(中間層)、13は素子駆動用配線、111は素子、112は代表的な電子ビーム軌道、25は等電位線である。また、aはフェースプレート内面からフェースプレート側の電極(中間層)の下端部までの長さ、dは電子源基板-フェースプレート間距離である。

【0173】以下、本発明に至った考え方を再度順を追って説明する。

【0174】スペーサの近傍から放出された電子の一部がスペーサにあたることにより、あるいは放出電子の作用でイオン化したイオンがスペーサに付着することによりスペーサ帯電が起こる。このスペーサ帯電により素子から放出された電子はその軌道を曲げられ、正規な位置とは異なる位置に到達し、スペーサ近傍の画像が歪んでみえる問題があった。このため、スペーサ50の表面に高抵抗膜51を施し、スペーサ帯電を緩和する対策を採っている。しかし、冷陰極素子からの電子放出量が大きくなると高抵抗膜の除電能力が足らなくなり、帯電量が電子放出量に依存するようになる。この場合、電子ビームも揺らいでしまう新たな問題が生じた。特に、電子が直接スペーサに当たらない場合はフェースプレートからの反射電子による帯電が主に寄与すると考えられ、フェースプレートで反射される電子によるスペーサ帯電は図2に示すようにフェースプレート側で多く帯電するような分布となる。図2に示すように最も多い帯電量の多い場所はフェースプレートからおおよそ電子源基板-フェースプレート間距離の10分の1の位置にある。従って、本発明の第一の要件として、この最も帯電量の多い場所を電極で覆うことは電子ビームの揺らぎを抑制する上で最も効果的であると考えた。よって、図1の(a)に示すようにフェースプレート側の中間層52(長さa)をリアプレート側に伸ばした。

【0175】しかし、電子ビームは112のような軌道を取り、定常的にスペーサ50(51~53を含む)寄りに移動することが予想される。従って、本発明の第二の要件として、同図(b)に示すようにスペーサ付近の

電子放出素子111をそこからの電子がフェースプレート上の到達位置よりもスペーサから離れる方向へずらすことにより電子ビームを正規の位置に到達させることができる。スペーサのフェースプレート側の電極の影響はスペーサに近い素子ほど受け易く電子の到達位置との距離を離さなければならない。

【0176】ここで、スペーサのフェースプレート側の中間層の長さは放電耐圧の低下、長くし過ぎるとスペーサ周辺の素子をずらしても補正しきれない、等の問題が生じるために加速電圧とスペーサの高抵抗膜の露出中の関係が 8 kV/mm 以下となるようにスペーサの中間層の長さを設定する必要がある。また、放電耐圧を更に上げるために加速電圧と高抵抗膜の露出長の関係が 4 kV/mm 以下となるようにスペーサの中間層の長さを設定することが好ましい。

【0177】また、スペーサの電子源基板に接する側面、スペーサの電子源基板に面する当接面にも電子源基板と同電位にするための電極を付けても良い。この場合、電子源基板とスペーサの導通が良くなることに加え、側面にある程度の長さの電極を設けることでスペーサ近傍の素子から放出された電子ビームをいったんスペーサから離れる方向へ移動させ、フェースプレート側の電極によってスペーサ側へ移動することで相殺でき、ビームを正規の位置に到達させることもできる。この時、電子源基板側の電極を長くし過ぎるといったんスペーサから離れた電子ビームがフェースプレート側の電極によっても引き戻すことが出来なくなるため、電子源基板側の電極の長さは電子源基板-フェースプレート間距離に応じて設定しなければならない。このようにスペーサの電子源基板に面する当接面及び側面に中間層を設けた場合、素子のずらし量が電極のない場合に比べて少なく済み、配線や素子を形成するマージンが広がる。

【0178】以下に、実施例を挙げて本発明をさらに詳述する。

【0179】以下に述べる各実施例においては、マルチ電子ビーム源として、前述した、電極間の導電性微粒子膜に電子放出部を有するタイプの $N \times M$ 個($N=3072$ 、 $M=1024$)の表面伝導型放出素子を、M本の行方向配線とN本の列方向配線とによりマトリクス配線(図12及び図14参照)を用いた。

【0180】なお、スペーサは画像形成装置の耐大気圧性を得るための適当な枚数を配置している。

【0181】<実施例1>本実施例1を図1(b)~図3を用いて説明する。30は蛍光体とメタルバックを含むフェースプレート、31は電子源基板を含むリアプレート、50はスペーサ、51はスペーサ表面の導電性薄膜、52はフェースプレート側の中間層、53はリアプレート側の中間層、13は列方向または行方向配線、111の1はスペーサに最も近い列または行の素子(以下最近接ライン)、111の2はスペーサに2番目に近い

列または行の素子（以下第二近接ライン）、以降順に第n近接ラインとする。112の1は最近接ラインの代表的な電子ビーム軌道、112の2は第二近接ラインの代表的な電子ビーム軌道、25は等電位線である。また、aはフェースプレート内面からフェースプレート側の中間層の下端部までの長さ、bはリアプレート内面からリアプレート側の中間層の上端部までの長さ、dは電子源基板-フェースプレート間距離。

【0182】本実施例1の特徴は電極52に電気接続を取るためだけでなく、電子放出素子を正規の位置からずらすことと合わせて、スぺーサ付近の電子ビームの軌道、例えば112の1及び112の2を補正する効果を持たせることにある。電子源基板-フェースプレート間距離dは2mm、スぺーサの厚さは200 μ m、スぺーサ側面と最近接ラインの距離は560 μ m、第2近接ラインとの距離は1070 μ m、第3近接ラインは1680 μ m、第4近接ラインは2350 μ m、以降700 μ m間隔で並んでいる。

【0183】ここでは、各電子放出素子の放出電子が画像形成部材に照射される位置を700 μ m間隔で配置したいので、上述のように素子ピッチを設定している。ここではスぺーサを間に挟んで隣接する電子放出素子の中央にスぺーサの中央がくるように配置しており、該隣接する電子放出素子それぞれが放出する電子はスぺーサの中央に対して対称な位置に来るように設定している。よって、スぺーサに最近接の素子が放出する電子の照射位置は、スぺーサの側面から概略250 μ mはなれた位置であり、第2近接の素子が放出する電子の照射位置はスぺーサの側面から概略950 μ mはなれた位置であり、以降、概略700 μ mずつ離れた位置に各電子放出素子が放出する電子が照射されるようにしている。本実施例における電子放出素子の位置は、各照射点をリア基板に垂直に投影した位置から、最近接の素子では310 μ mだけスぺーサから離れる方向にずらしており、第2近接の素子では120 μ mスぺーサから離れる方向にずらしており、第3近接の素子では30 μ mスぺーサから離れる方向にずらしている。第4近接の素子以降では、スぺーサの電極による偏向の影響は少なく、スぺーサからあ離れる方向にはずらしていない。この時、スぺーサの導電膜としてSnO₂を用い表面抵抗は10の10乗 Ω 台、フェースプレート側電極の長さは760 μ mとした。

【0184】尚、図1(b)に示す本実施形態ではリアプレート側の電極53はつけていない。ここでフェースプレート30に3kVの電圧を印可し、素子を駆動したとき、1素子あたりの電子放出両I_eが3 μ Aでみると、フェースプレート30上でのビーム位置は、ほぼ700 μ m間隔で正規の位置に到達し、1素子当たりI_eが約2~6 μ Aに対して位置変動（揺らぎ）がなかった。また、フェースプレートへの印加電圧を2~6kVと変化させたが電子ビームの到達位置に変動はなかつ

た。

【0185】これらは従来のように、スぺーサとフェースプレートが導通を取るためだけのものであって、スぺーサの側面と最近接ラインとの距離が250 μ m、ライン間隔が700 μ mに比べて、スぺーサから素子が離れているがビームは正規の等間隔な位置に到達している。また、この時、スぺーサから第4近接ラインより遠い素子では殆どスぺーサの影響は受けていない。

【0186】また、図3に示すようにスぺーサと電子源基板との導通を良くするためにスぺーサの電子源基板に接する側面に高さが50 μ m程度の電極53を付けたとき、及び図3の(b)のようにスぺーサの電子源基板に面する当接面に電極を付けた時には、該電子源基板側の電極による偏向の影響は少なく、同様の結果が得られた。

【0187】ここで本実施例において、電子源として平面フィールドエミッション(FE)型電子放出素子を電子放出素子として用いた例を図21を用いて説明する。

【0188】図21は平面FE型電子放出電子源の上面図であり、3101は電子放出部、3102及び3103は電子放出部3101に電位を与える一対の素子電極、3104、3105は素子電極、3113は行方向配線であり、3105に接続された行方向配線3113にはスぺーサが形成されている。また、3114は列方向配線、1020はスぺーサ、aはスポットの中心が形成されるラインである。

【0189】素子電極3102、3103間に電圧を印加することにより電子放出部3101内の鋭利な先端部より電子が放出され、電子源と対向して設けられた加速電極（図示せず）に電子が引き寄せられて蛍光体（図示せず）に衝突し蛍光体を発光させる。本例において、素子電極3104、3105を上述例と同様にずらすことにより、スぺーサ近傍においてもズームずれが抑制された高品位な画像をえることが同様に可能となった。

【0190】尚、本例においてビームスポットの形成される周期は1350 μ mとし、電子放出部の位置をずらすのはスぺーサに最近接の放出部のみとした。このとき、スぺーサ側面と最近接電子放出部との距離は850 μ m、第2近接ラインとの距離は1925 μ m、第3近接ラインは3275 μ mである。

【0191】また、本発明はスピント型電子放出素子においても適用可能で、同様の効果を得ることが可能である。

【0192】なお、本実施例においては、スぺーサの基板材料としては青板ガラスを用いたが、アルミナ、窒化アルミ等の絶縁性のセラミックスを用いても同様の効果を得ることが可能である。

【0193】＜実施形態2＞本実施例2が実施形態1と異なるのはスぺーサと電子源基板との当接位置からフロント基板側に180 μ mの位置まで達する電極を付け、

スペーサの側面と最近接ラインとの距離は $440\mu\text{m}$ (正規の位置)、第2近接ラインとの距離は $1050\mu\text{m}$ 、第3近接ラインとの距離は $1680\mu\text{m}$ 、第4近接ライン以降は正規の位置としたことである。

【0194】ここでも、各電子放出素子の放出電子が画像形成部材に照射される位置を $700\mu\text{m}$ 間隔で配置したいので、上述のように素子ピッチを設定している。ここでは、スペーサを間に挟んで隣接する電子放出素子の中央にスペーサの中央が来るように配置しており、該隣接する電子放出素子それぞれが放出する電子はスペーサの中央に対して対称な位置に来るように設定している。よって、スペーサに最近接の素子が放出する電子の照射位置は、スペーサの側面から概略 $250\mu\text{m}$ はなれた位置であり、第2近接の素子が放出する電子の照射位置はスペーサの側面から概略 $950\mu\text{m}$ はなれた位置であり、以降概略 $700\mu\text{m}$ ずつ離れた位置に各電子放出素子が放出する電子が照射されるようにしている。本実施例における電子放出素子の位置は、各照射点をリア基板に垂直に投射した位置から、最近接の素子では、 $190\mu\text{m}$ スペーサから離れる方向にずらしており、第2近接の素子では、 $100\mu\text{m}$ スペーサから離れる方向にずらしており、第3近接の素子では、 $30\mu\text{m}$ スペーサから離れる方向にずらしている。第4近接の素子以降では、スペーサの電極による偏向の影響は少なく、スペーサから離れる方向にはずらしていない。この実施例では、スペーサのリア基板近傍に設けた電極により、電子はスペーサから離れる方向の力を受けるので、実施形態1に比べて、電子の照射点をリア基板に垂直に投影したい力の各素子をずらす大きさは、小さくなっている。この結果として、実施形態1と遜色のない結果が得られた。これにより、支持部材の電子源基板側に設けた電極によってスペーサ近傍の素子からのビームをスペーサから遠ざげることと、素子をスペーサから遠ざけて配置することの併用の効果が確認された。

【0195】<実施形態3>本実施形態が実施形態1と異なるのは電子源基板-フェースプレート間距離 d を 3mm 、リアプレート側の電極を $200\mu\text{m}$ 、フェースプレート側の電極を $1000\mu\text{m}$ にし、最近接ライン~第5近接ラインまで順にスペーサ側面 690 、 1210 、 1760 、 2420 、 $3070\mu\text{m}$ に位置し、それ以降は正規の位置に配置したことである。

【0196】この結果、 I_e が $3\mu\text{A}$ の時に全ての素子からの電子が正規の位置に到達し、 I_e が $3\sim 6\mu\text{A}$ に対して揺らぎがなかった。

【0197】以上説明したように、本実施形態によれば、電子ビームがスペーサに当たることなくターゲットまで到達し、スペーサ付近での画像の歪みを軽減することが可能となった。さらに、スペーサ付近のビームの輝度に依存したビーム到達位置の変動(揺らぎ)を軽減することが可能となった。

【0198】<実施形態4>本実施例では、実施例1と同様の構成を持つ画像形成装置において、中間層の構造を一部変えた例について説明する。

【0199】図22及び図23を用いて説明する。図22はフェースプレート側の当接面にも電極を形成し、且つ、リアプレートにも電極を設けたスペーサを説明する図、図23は図22に示したスペーサにおいて更にリアプレート側の当接面にも電極を形成したスペーサを示す図であり、(b)図は(a)図のA-A断面図におけるスペーサの断面図を示す。図22及び図23において、52はフェースプレート側の電極、51aはスペーサ基板、53はリアプレート側の電極である。なお、本実施例においても、先の実施例と同様、高抵抗膜(図示せず)をスペーサ基板51aの表面に形成しており、他の構成はすべて実施例1と同様に作成した。

【0200】図22のスペーサ及び図23のスペーサをフェースプレート側電極の長さを $760\mu\text{m}$ とし、リアプレート側の電極の長さを $50\mu\text{m}$ として実施例1の画像形成装置に適用したところ、実施例1と同様、スペーサ近傍においてもビームずれが抑制された高品位な画像を得ることが同様に可能となった。

【0201】<実施形態5>本実施例では、実施例1と同様の構成を持つ画像形成装置において、中間層材料に抵抗材を用いた場合の電子放出素子構成について図24を用いて説明する。

【0202】ここでは図24において、330は蛍光体とメタルバックを含むフェースプレート、331は電子源基板を含むリアプレート、350はスペーサ、351はスペーサ表面の高抵抗膜、352はフェースプレート側の抵抗膜(中間層)、353はリアプレート側の抵抗膜(中間層)、313は素子駆動用配線、3111は素子、3112は代表的な電子ビーム軌道、325は等電位線である。また、 h は電子源基板-フェースプレート間距離、 a はフェースプレート側の抵抗膜の長さ、 b はリアプレート側の抵抗膜の長さである。

【0203】本実施例において電子源基板-フェースプレート間距離 h は 3mm 、フェースプレート側の電極の長さ a は $1050\mu\text{m}$ 、リアプレート側の電極の長さ b は $50\mu\text{m}$ とした。

【0204】また、本実施例において、スポット間の距離は $650\mu\text{m}$ とし、スペーサを挟んで一番近い素子間の距離は $710\mu\text{m}$ 、2番目のスペーサ近傍の素子間距離は $1330\mu\text{m}$ とし、スペーサから3番目以降に配置する電子放出素子は、図24の正規の位置に配置した。

【0205】また、中間層のシート抵抗値は 10 の5乗/ \square 、高抵抗膜のシート抵抗値は 10 の9乗/ \square とした。本実施例を、実施例1と同様な方法で駆動させたところ、スペーサ近傍においてもビームずれが抑制された高品位な画像を得ることが同様に可能となった。

【0206】なお、本実施例においては、フェースプレ

ート側の中間層 3 5 2、及びリアプレート側の中間層 3 5 3 と高抵抗膜 3 5 1 との抵抗値の関係により、中間層部でも電圧降下による電位勾配が発生する。このため、中間層と高抵抗膜 3 5 2 との電位勾配は低抵抗な電極を用いた場合に比べ、中間層と高抵抗膜 3 5 2 界面での電界勾配が低く抑えられるため、作製時に中間層と高抵抗膜の境界部でまれに発生する中間層の突起による放電を抑制するという効果がある。

【0207】なお、本実施例において、中間層材料はアンチモンを含む酸化すずターゲットを用い、アルゴン雰囲気下でスパッタすることによって酸化すず抵抗膜を形成して用いたが、高抵抗膜よりも抵抗が小さい範囲で各種材料を選択適用することが可能である。また、本実施例では、フェースプレート側の抵抗膜 3 5 2、リアプレート側の抵抗膜 3 5 3 とともに同一材料で形成したが、一方のみ電極で形成する構成も可能である。また、中間層を電極で形成する場合に上述した各種構成が可能である。

【0208】＜その他の実施例＞また、本発明は、SCE 以外の冷陰極型電子放出素子のうち、いずれの電子放出素子に対しても適用できる。具体例としては、本出願人による特開昭 6 3 - 2 7 4 0 4 7 号公報に記載されているような対向する一対の電極を電子源を成す基板面に沿って構成した電界放出型の電子放出素子がある。

【0209】また、本発明は、単純マトリクス型以外の電子源を用いた画像形成装置に対しても適用できる。例えば、本出願人による特開平 2 - 2 5 7 5 5 1 号公報に記載されているような制御電極を用いて SCE の選択を行う画像形成装置において、電子源と制御電極等に上記のような支持部材を用いた場合である。

【0210】また、本発明の思想によれば、表示用として好適な画像形成装置に限るものではなく、感光ドラムと発光ダイオード等で構成された光プリンタの発光ダイオード等の代替の発光源として、上述の画像形成装置を用いることもできる。また、この際、上述の m 本の行方向配線と n 本の列方向配線を、適宜選択することで、ライン状の発光源だけでなく、2 次元状の発光源としても応用できる。

【0211】

【発明の効果】以上説明したように本発明によれば、画像形成部材が形成されたフロント基板の正規の位置と電子の照射点とのずれを抑制し、歪み、揺らぎの少ない画像を形成することが可能になる。

【0212】

【図面の簡単な説明】

【図 1】実施形態におけるスペーサの構造と電子の飛翔軌道を示す図である。

【図 2】スペーサの帯電モデルを示す図である。

【図 3】実施形態における画像表示装置の概略断面図である。

【図 4】表示パネルのフェースプレートの蛍光体配列を

例示した平面図である。

【図 5】実施形態で用いた平面型の表面伝導型放出素子の平面図 (a)、断面図 (b) である。

【図 6】平面型の表面伝導型放出素子の製造工程を示す図である。

【図 7】通電フォーミング処理の際の印加電圧波形を示す図である。

【図 8】通電活性化処理の際の印加電圧波形 (a)、放出電流 I_e の変化 (b) を示す図である。

【図 9】実施形態で用いた垂直型の表面伝導型放出素子の断面図である。

【図 10】垂直型の表面伝導型放出素子の製造工程を示す図である。

【図 11】実施形態で用いた表面伝導型放出素子の典型的な特性を示す図である。

【図 12】実施形態の画像表示装置の、表示パネルの一部を切り欠いて示した斜視図である。

【図 13】実施形態で用いたマルチ電子ビーム源の基板の一部断面図である。

【図 14 A】実施形態で用いたマルチ電子ビーム源の基板の一部平面図である。

【図 14 B】実施形態で用いたマルチ電子ビーム源の基板の一部平面図である。

【図 15】実施形態で用いたマルチ電子ビーム源の電子放出部の一部断面図である。

【図 16】実施形態の画像表示装置の駆動回路の概略構成を示すブロック図である。

【図 17】表面伝導型放出素子の一例を示す図である。

【図 18】FE 型素子の一例を示す図である。

【図 19】MIN 型素子の一例を示す図である。

【図 20】画像表示装置の表示パネルの一部を切り欠いて示した斜視図を示す図である。

【図 21】実施形態で用いたマルチ電子ビーム源の基板の一部平面図である。

【図 22】実施形態で用いたスペーサの平面図と断面図である。

【図 23】実施形態で用いたスペーサの平面図と断面図である。

【図 24】実施形態におけるスペーサの構造と電子の飛翔軌道を示す図である。

【符号の説明】

25 等電位線

30 フェースプレート

31 リアプレート

50 スペーサ

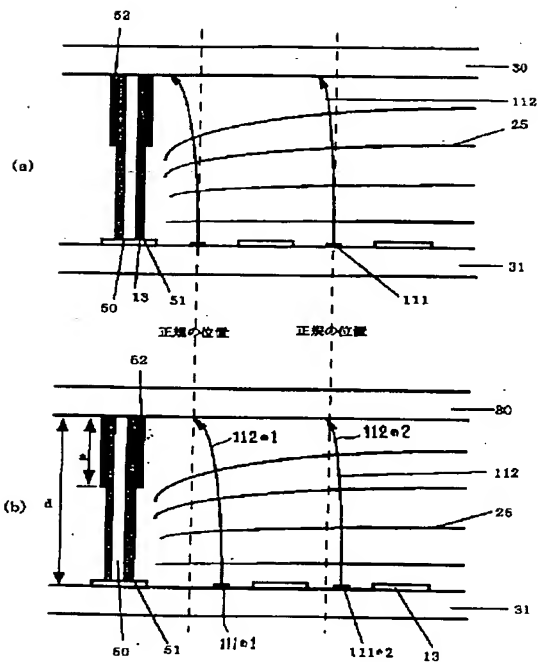
51 高抵抗膜

52 中間層

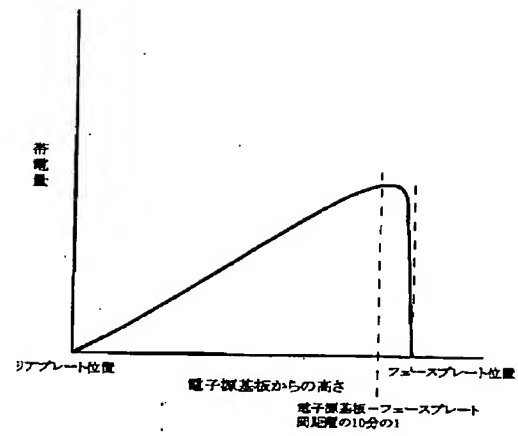
111 配線

112 電子ビームの軌道

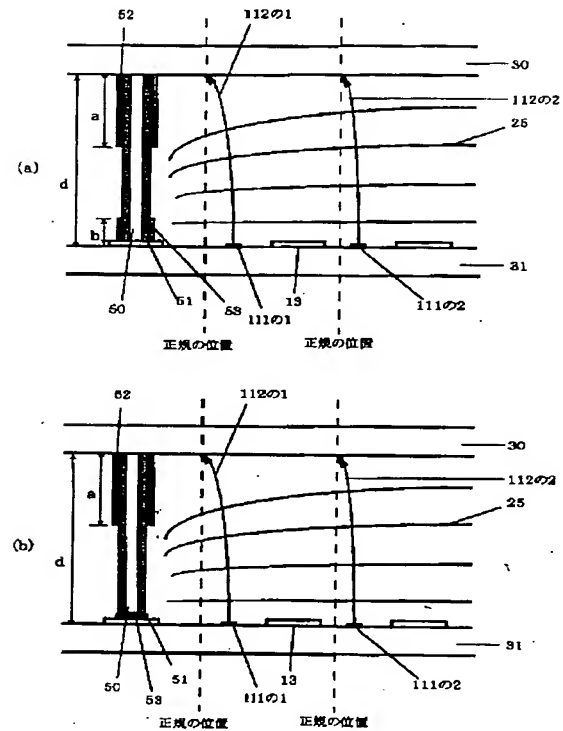
【図1】



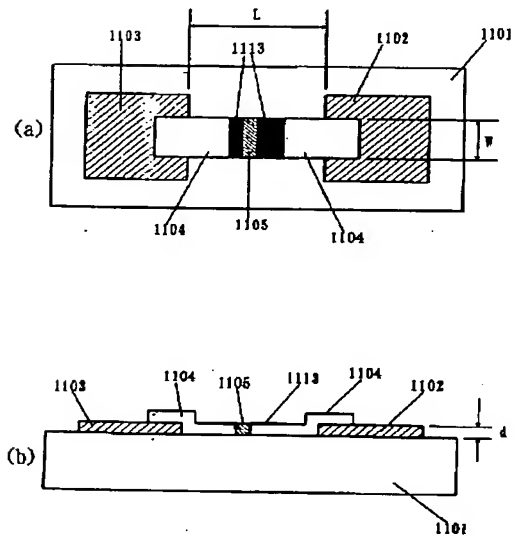
【図2】



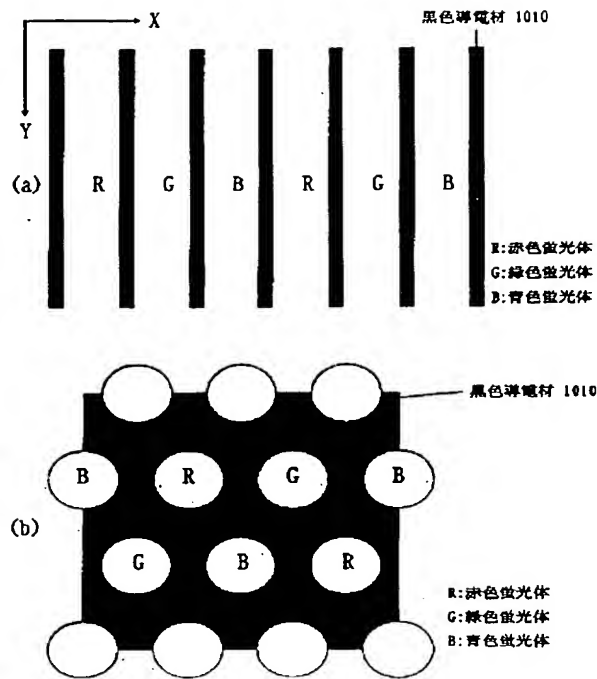
【図3】



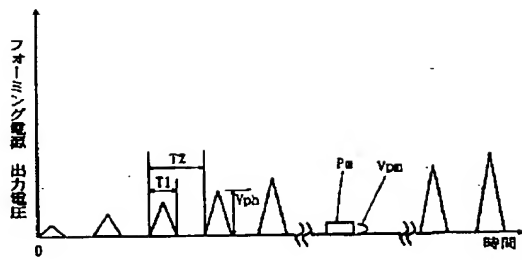
【図5】



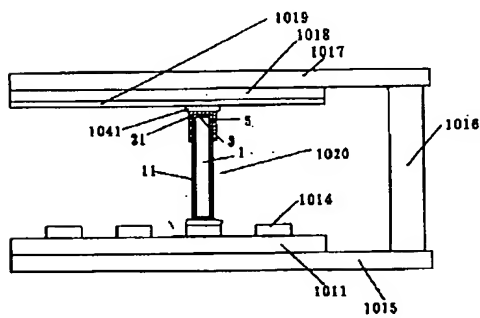
【図4】



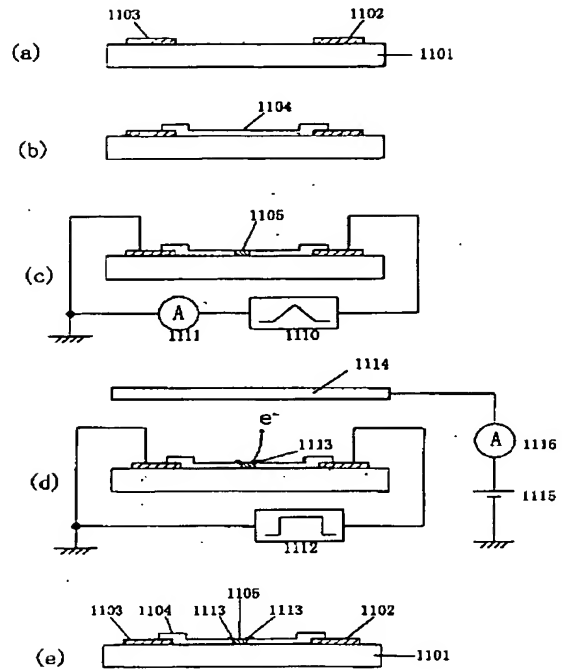
【図7】



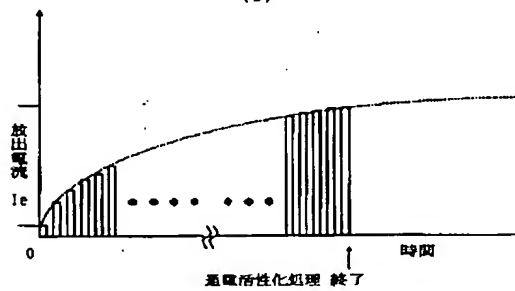
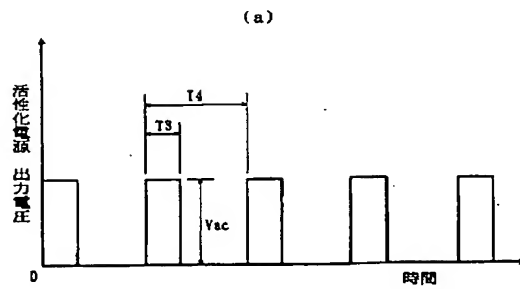
【図13】



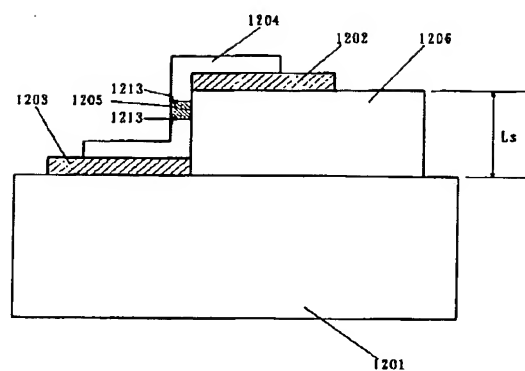
【図6】



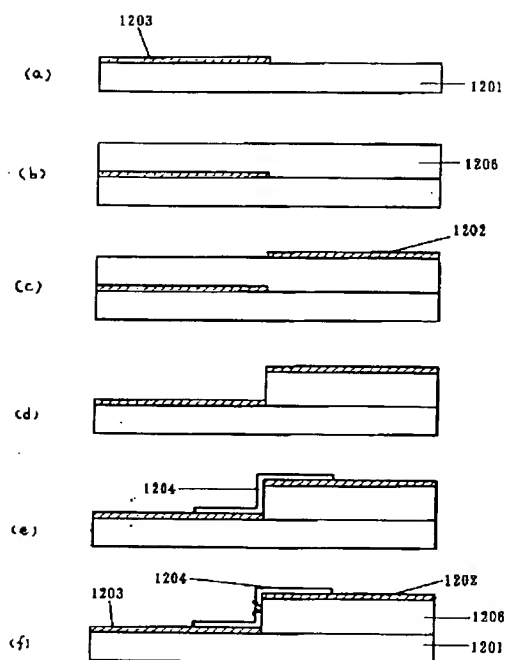
【図8】



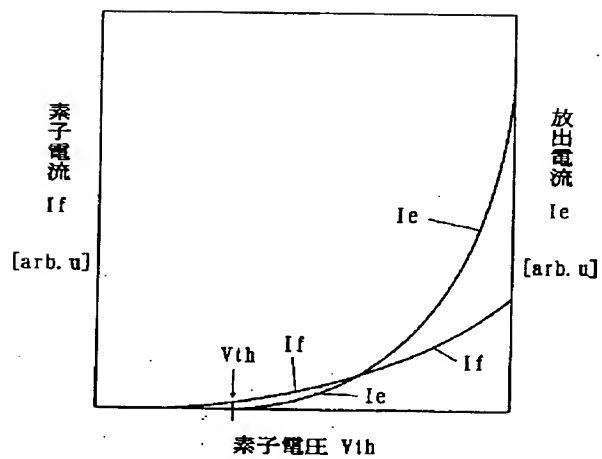
【図9】



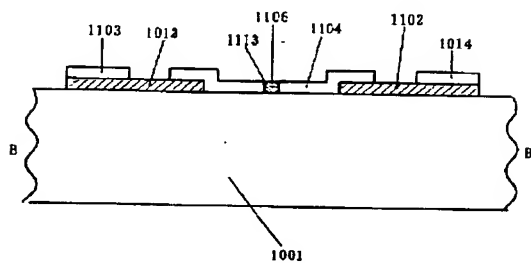
【図10】



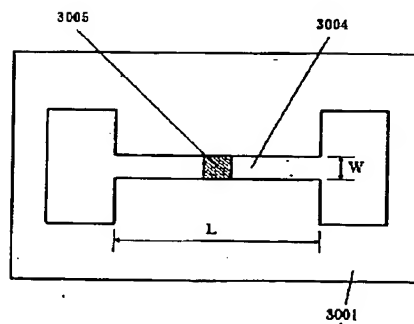
【図11】



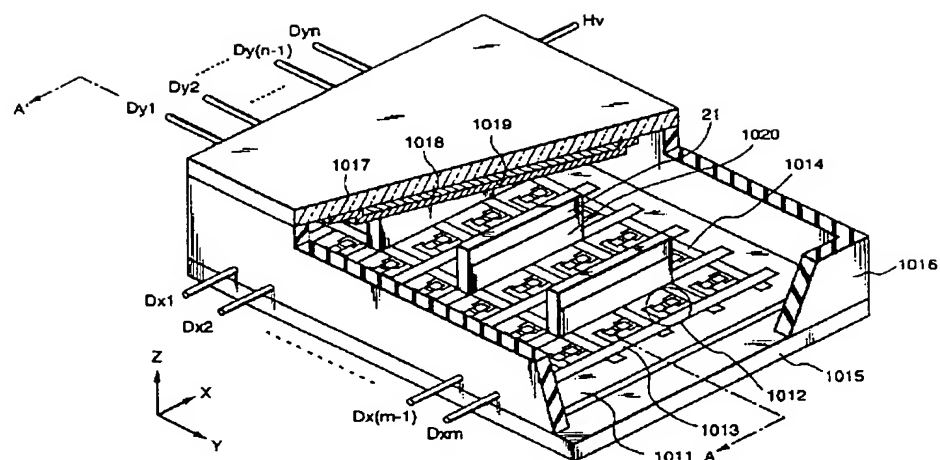
【図15】



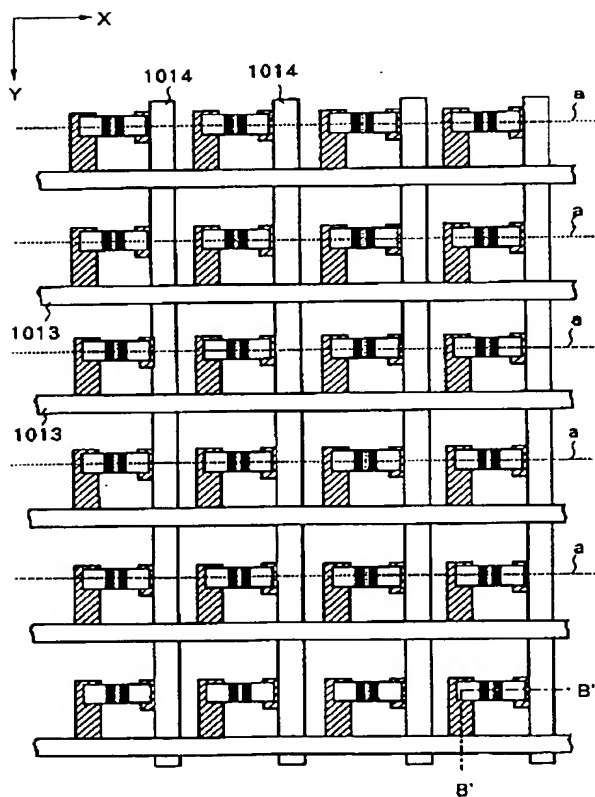
【図17】



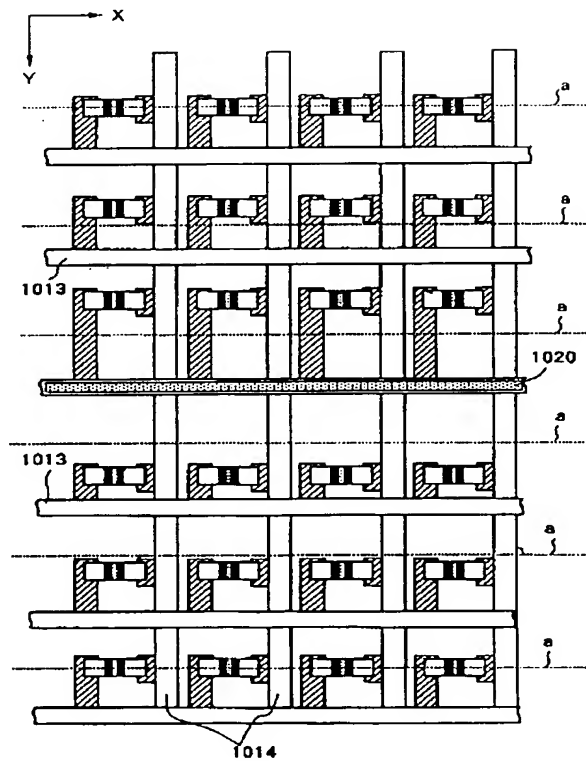
【図 12】



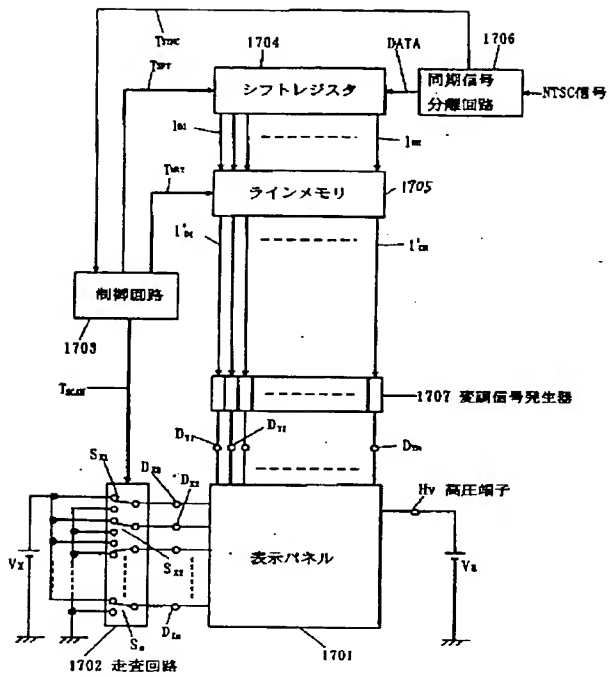
【☒14A】



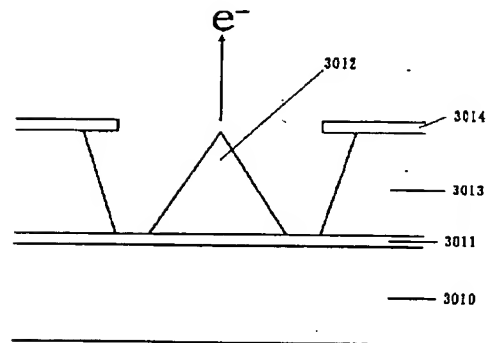
【図 14B】



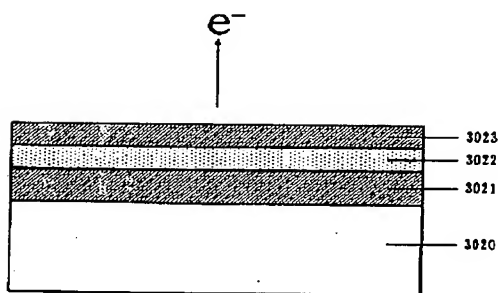
【図16】



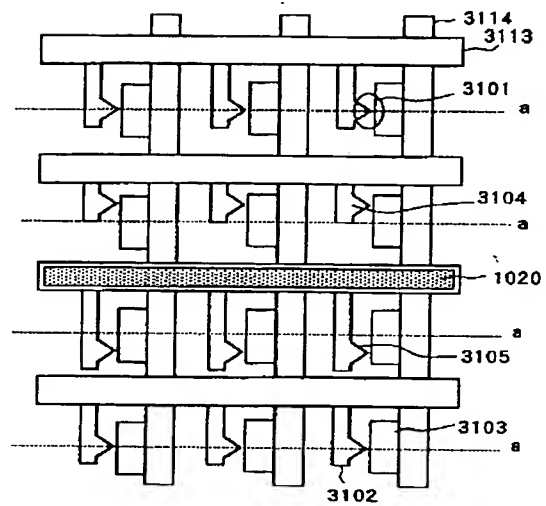
【図18】



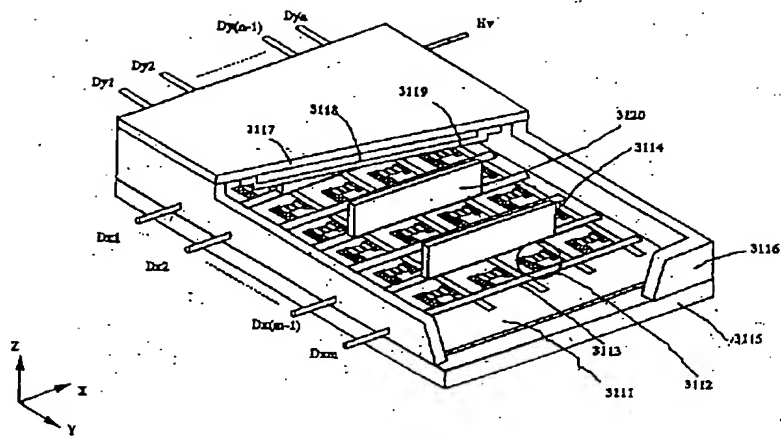
【図19】



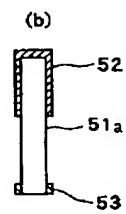
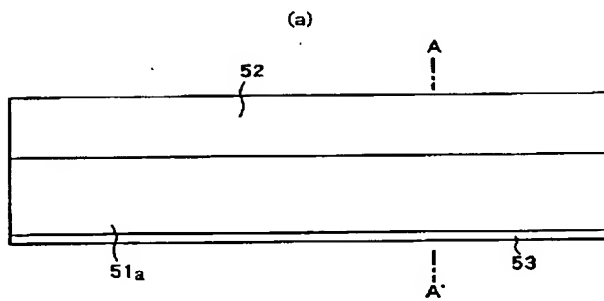
【図21】



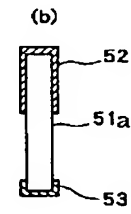
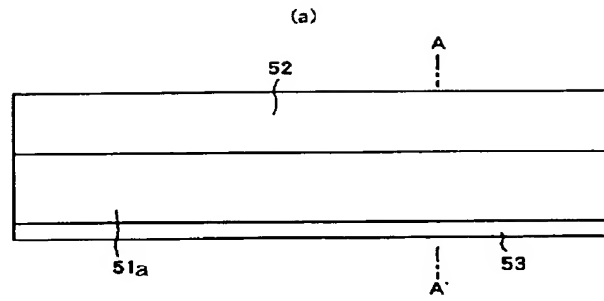
【図20】



【図22】



【図23】



【図24】

